

**ПРОЦЕССОР
ДИСПЛЕЙНЫЙ ПД**
Техническое описание
3.057.004 ТО

СССР
Заказ-наряд №

**ПРОЦЕССОР
ДИСПЛЕЙНЫЙ ПД**

Техническое описание
· 3.057.004 ТО

1989

СОДЕРЖАНИЕ

1. Назначение	3
2. Устройство и работа ПД	3
3. Возможные неисправности и способы их устранения	79

1. НАЗНАЧЕНИЕ

1.1. Процессор дисплейный ПД (в дальнейшем ПД) предназначен для работы в составе дисплея растрового СМ7238 (в дальнейшем дисплей) и может быть использован в составе других дисплейных устройств.

1.2. ПД в зависимости от того, в каких дисплейных устройствах он используется, имеет следующие исполнения:

- 1) ПД 3.057.004;
- 2) ПД-1 3.057.004-01;
- 3) ПД-2 3.057.004-02.

2. УСТРОЙСТВО И РАБОТА ПД

2.1. ПД в зависимости от исполнения содержит в своем составе следующие конструктивно законченные блоки:

- 1) ПД: блок генмонтажный БГМ 5.282.019;
блок центрального процессора БЦП-3 5.105.027-03;
блок символьного контроллера БСК-1 5.105.025-01;
- 2) ПД-1: блок генмонтажный БГМ-1 5.282.019-01;
блок центрального процессора БЦП-4 5.105.027-04;
блок символьного контроллера БСК-1 5.105.025-01;
блок графического контроллера БГК 5.105.026;
- 3) ПД-2: блок генмонтажный БГМ-1 5.282.019-01;
блок центрального процессора БЦП-5 5.105.027-05;
блок символьного контроллера БСК-1 5.105.025-01;
блок графического контроллера БГК 5.105.026.

2.2. Деление ПД на конструктивные единицы в значительной степени условно, настолько они тесно взаимодействуют друг с другом.

Электрическое соединение блоков между собой реализуется в блоке генмонтажном БГМ, исполнения которого зависят от исполнений ПД.

2.3. Устройство и работа логических блоков

2.3.1. Блок центрального процессора — БЦП

2.3.1.1. Блок центрального процессора (БЦП) управляет всей работой дисплея.

При включении питания в БЦП происходит сброс программируемых больших интегральных схем (БИС) и микропроцессора в исходное состояние. После чего микропроцессор выбирает команды, начиная с нулевого адреса памяти, и выполняет программу начальной инициализации, в процессе которой происходит очистка оперативной памяти, считываются данные с энергонезависимой памяти (ЭППЗУ) и в соответствии с ними заносятся исходные данные в программируемые БИС, выполняются встроенные тесты диагностирования.

После выполнения начальной инициализации микропроцессор переходит в режим обработки прерываний, которые могут поступать из узла системной связи блока символьного контроллера по программе, соответствующей каждому прерыванию.

В дальнейшем функционирование БЦП определяется, в основном, командами, поступающими в микропроцессор с клавиатуры и ЭВМ через узел системной связи.

2.3.1.2. БЦП содержит следующие основные узлы (рис. 2.1):

- 1) узел микропроцессора (УМ);
- 2) дешифратор адреса (ДА);
- 3) запоминающее устройство процессора (ЗУП);
- 4) узел системной связи (УСС);
- 5) узел формирования цвета (УФЦ);
- 6) узел синхронизации и обработки прерывания (УСОП).

2.3.1.3. Узел микропроцессора выполнен на базе восьмиразрядного микропроцессора КР580ВМ80А (580ВМ80). На основе микропрограмм функционирования он управляет процессом записи и считывания информации в запоминающем устройстве, программируемых БИС, выполняет полученные от клавиатуры и ЭВМ команды, управляет узлом формирования цвета.

Структурная схема узла микропроцессора приведена на рис. 2.2. В состав узла микропроцессора входят:

- 1) микропроцессор КР580ВМ80А;
- 2) генератор тактовых импульсов на базе КР580ГФ24;
- 3) системный контроллер и шинный формирователь КР580ВК28;
- 4) узел формирования готовности.

Генератор тактовых импульсов КР580ГФ24 вырабатывает последовательности тактовых импульсов F1H и F2H амплитудой 12 В, необходимые для функционирования микропроцессора КР580ИК80А, формирует положительный тактовый импульс «F2TTLH», совпадающий по фазе с серией «F2H» и совместимый с уровнями ТТЛ логики, формирует отрицательный импульс stroba состояния «STSTBL», который подается непосредственно на системный контроллер КР580ВК28 при записи в него слова состояния микропроцессора, формирует сигнал готовности «READY» микропроцессору, обеспечивает сброс микропроцессора в исходное состояние.

Узел формирования готовности предназначен для выработки сигнала готовности в режиме обращения к узлу энергонезависимой памяти (ЭППЗУ), блоку символьного контроллера (БСК) и в режиме пошаговой отладки. В режиме обращения к ЭППЗУ в момент возникновения на соответствующем выходе дешифратора адреса сигнала выбора ЭППЗУ снимается готовность на время действия сигнала «CLK EPROM H». Тем самым обеспечиваются необходимые длительности сигналов обращения к ЭППЗУ.

Структурная схема блока центрального процессора

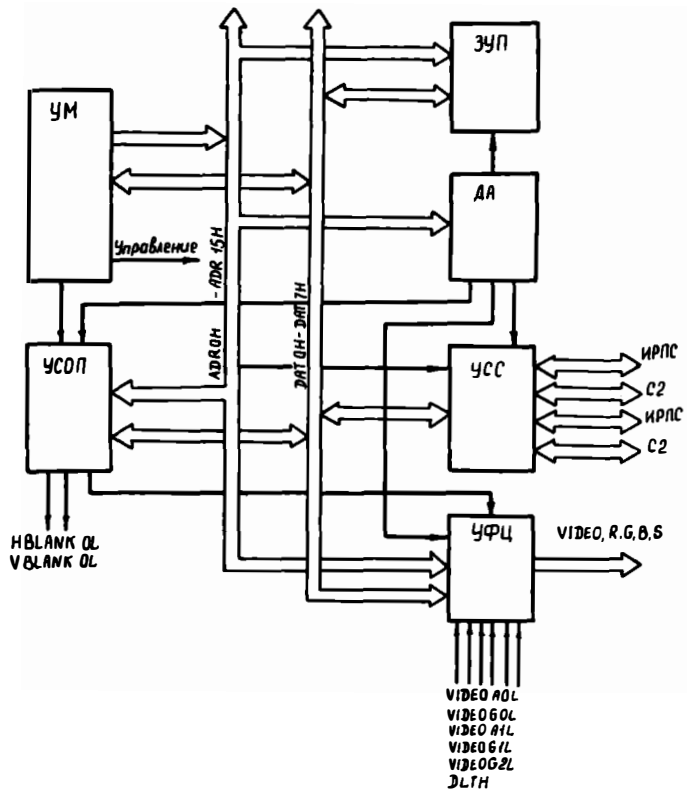


Рис. 2.1

В режиме пошаговой отладки с помощью внешних схем блокируется сигнал «RDYL», что приводит к останову микропроцессора и переводу его в режим ожидания готовности. Для того, чтобы микропроцессор перешел к выполнению очередного машинного цикла необходимо разблокировать сигнал готовности на короткое время, достаточное для того, чтобы микропроцессор закончил текущий машинный цикл и перешел к следующему.

При обращении к блоку символического контроллера микропроцессор переходит в такт ожидания до прихода сигнала ответа «XACK 1L», формируемого БСК, и ответ на обращение микропроцессора. Сигнал «XACK 2L» используется при наличии в устройстве дополнительной платы расширения.

Системный контроллер и шинный формирователь КР580ВК28 выполняет функции управляющего устройства для микропроцессорной системы и шинного задающего устройства для микропроцессора. Осуществляет формирование сигналов обращения к запоминающим устройствам «MRDCL», «MWTCCL», устройствам ввода-вывода «IORCL», «IOWCL» и сигнала подтверждения прерываний для контроллера прерываний «INTAL» из выходных управляющих сигналов и информации состояния микропроцессора, обеспечивает прием и передачу восьмиразрядной информации между шинами данных микропроцессора и системной шиной данных.

Для увеличения нагрузочной способности адресных шин применен буфер адреса, выполненный на двух восьмиразрядных потенциальных регистрах с тремя состояниями на выходах (типа К555ИР22).

Центральный процессор (ЦП) — это однокристальное восьмиразрядное параллельное процессорное устройство с фиксированной системой команд, совместимое по уровню напряжения со схемами ТТЛ логики.

2.3.1.4. Структурная схема дешифратора адреса приведена на рис. 2.3.

Дешифратор адреса предназначен для формирования сигналов выбора микросхем ПЗУ, ЭППЗУ, ОЗУ, регистров управления, программируемых таймеров и устройств ввода-вывода, к которым происходит обращение. Эти сигналы формируются при появлении на адресных линиях соответствующего адреса. Выполнен на основе ИМС типа К555ИД7.

2.3.1.5. Структурная схема запоминающего устройства процессора приведена на рис. 2.4.

В состав запоминающего устройства входят:

- 1) буфер данных;
- 2) узел постоянной памяти (ПЗУ);
- 3) узел оперативной памяти (ОЗУ);
- 4) узел энергонезависимой памяти (ЭППЗУ).

Буфер данных является двунаправленным устройством и обеспечивает обмен данными между запоминающим устройством и магистральной шиной данных.

Структурная схема узла микропроцессора

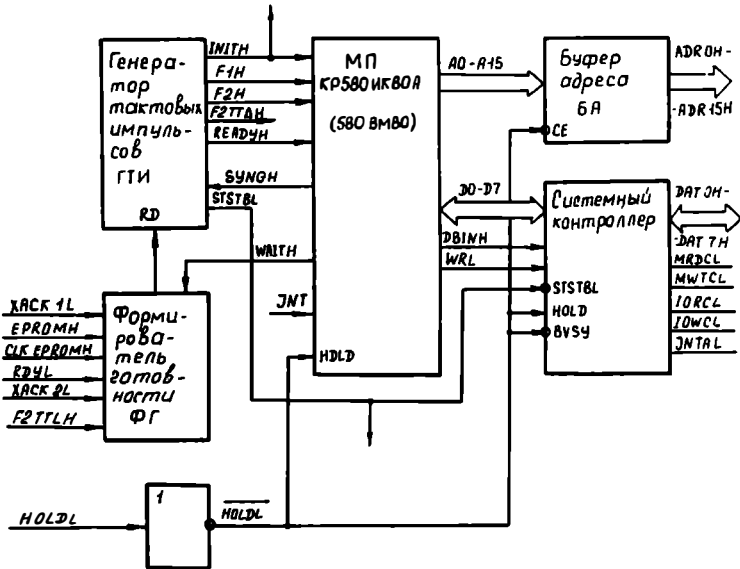


Рис. 2.2

Структурная схема дешифратора адреса

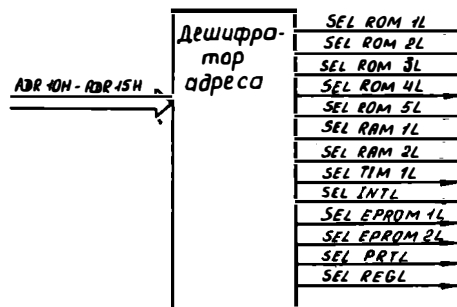


Рис. 2.3

Структурная схема запоминающего устройства процессора

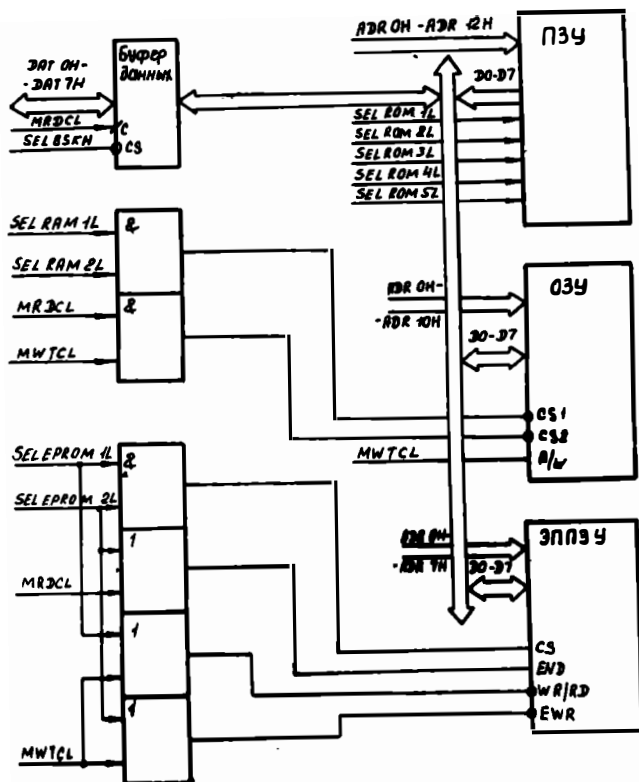


Рис. 2.4

Узел постоянной памяти (ПЗУ) предназначен для хранения внутренних программ функционирования и состоит из пяти микросхем ПЗУ КР573РФ4.

Общая емкость узла постоянной памяти равна $8\text{ К} \times 5 = 40\text{ Кбайт}$. Выборка соответствующего байта команды или данных из ПЗУ происходит при подаче на адресные входы микросхем ПЗУ адресов «ADR0H» — «ADR12H» с шин адреса и сигнала «MRDCL» на соответствующие входы микросхем ПЗУ. Выборка соответствующей микросхемы ПЗУ при этом происходит при подаче на вход SC одной из пяти микросхем, одного из сигналов «SEL ROM1L» — «SEL ROM5L» с дешифратора адреса. С выхода выбранной микросхемы ПЗУ восьмиразрядный код команды или данных через буфер данных поступает на магистральную шину данных. Выходы остальных микросхем находятся в третьем состоянии.

Узел оперативной памяти (ОЗУ) предназначен для хранения оперативной информации, используемой в ходе выполнения микропрограмм. ОЗУ имеет емкость 2 Кбайт и построено на ИМС КР537РУ8А статического типа.

Узел энергонезависимой памяти (ЭППЗУ) служит для запоминания необходимой информации, хранения этой информации как при включенном, так и при выключенном электропитании. Электрическая перезапись информации происходит непосредственно в процессе выполнения соответствующей подпрограммы перезаписи, которая включает в себя команды, необходимые для формирования сигналов стирания записанной информации и записи новой информации. Это позволяет оперативно, в соответствии с выполняемой программой производить корректировку записанной в ЭППЗУ информации.

ЭППЗУ имеет емкость 4 кбит (1024×4) и построено на ИМС К1601РР1.

Порядок распределения адресов памяти БЦП приведен в табл. 2.1.

2.3.1.6. Структурная схема узла системной связи (УСС) приведена на рис. 2.5.

Таблица 2.1

Килобайты	Адрес	Объем, бит	Название составной части памяти, ИМС памяти
0—8	0000H—1FFFFH	$8\text{ К} \times 8$	ПЗУ, D14
8—16	2000H—3FFFFH	$8\text{ К} \times 8$	ПЗУ, D15
16—24	4000H—5FFFFH	$8\text{ К} \times 8$	ПЗУ, D16
24—32	6000H—7FFFFH	$8\text{ К} \times 8$	ПЗУ, D20
32—40	8000H—9FFFFH	$8\text{ К} \times 8$	ПЗУ, D22
40—42	A000H—A7FFFH	$2\text{ К} \times 8$	ОЗУ, D21
42—43	B000H—B3FFFH	$1\text{ К} \times 4$	ЭППЗУ, D23

Структурная схема узла системной связи

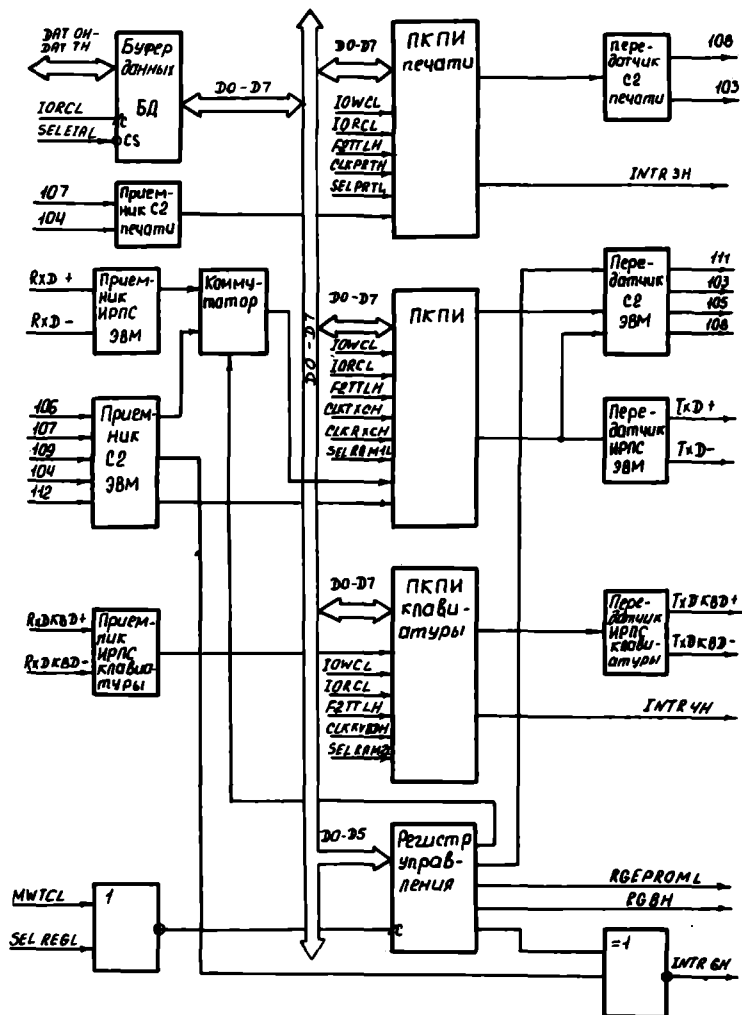


Рис. 2.5

В состав УСС входят:

- 1) буфер данных;
- 2) приемник ИРПС ЭВМ;
- 3) приемник С2 ЭВМ;
- 4) приемник ИРПС клавиатуры;
- 5) приемник С2 печати;
- 6) регистр управления;
- 7) коммутатор;
- 8) программируемый контроллер последовательного интерфейса (ПКПИ) печати;
- 9) ПКПИ ЭВМ;
- 10) ПКПИ клавиатуры;
- 11) передатчик С2 печати;
- 12) передатчик С2 ЭВМ;
- 13) передатчик ИРПС ЭВМ;
- 14) передатчик ИРПС клавиатуры.

Буфер данных обеспечивает разделение системной шины данных и внутренней шины данных (УСС) и выполнен на ИМС К555АП6.

Приемник ИРПС ЭВМ служит для приема информации, поступающей от ЭВМ по интерфейсу ИРПС (токовая петля 20 мА). Может быть как активным, так и пассивным. Выполнен на базе оптрона АОТ101АС, обеспечивающего гальваническое разделение устройства от линии связи.

Приемник С2 ЭВМ обеспечивает:

1) прием информации от ЭВМ по цепям 107 и 106 стыка С2, преобразование этой информации в уровни ТТЛ логики и передачу в ПКПИ ЭВМ, соответственно, на входы DRS и CTS;

2) прием информации от ЭВМ по цепям 109 и 104 стыка С2, преобразование этой информации в уровни ТТЛ логики и передачу в коммутатор;

3) прием информации от ЭВМ по цепи 112 стыка С2, преобразование этой информации в уровни ТТЛ логики и передачу в УСОП (сигнал «INTR6H»).

Приемник ИРПС клавиатуры служит для приема информации от клавиатуры по интерфейсу ИРПС. Выполнен на базе оптрона АОТ101АС, обеспечивающего гальваническое разделение от линии связи.

Приемник С2 печати обеспечивает прием информации от устройства печати по цепям 107 и 104 стыка С2, преобразование уровней сигналов стыка С2 в уровни сигналов ТТЛ логики, передачу информации в ПКПИ печати, соответственно, на входы DSR и CTS и на вход RxD.

Регистр управления предназначен для хранения управляющей информации, поступающей от микропроцессора (МП) по шинам данных в соответствии с выполняемой программой. На регистр поступают шесть разрядов с шины данных (соответственно D0...D5). Функциональное назначение разрядов следующее:

D0 — при начальной инициализации программно устанавливается в состояние лог. «1», давая возможность МП записать исходные данные в таблицу цвета. По окончании записи сбрасывается в «0». В дальнейшем, если в процессе выполнения подпрограмм функционирования возникает необходимость изменения данных в таблице цвета (изменение палитры цветов), устанавливается в состояние лог. «1» перед записью данных МП в таблицу цвета;

D1 — резерв;

D2 — устанавливается в состояние лог. «0» перед каждым циклом записи информации в ЭППЗУ. Служит для блокировки сигнала «CLK EPROM», который определяет время цикла записи в ЭППЗУ и время цикла стирания ЭППЗУ. После цикла стирания и записи снова устанавливается в состояние лог. «1»;

D3 — если данный разряд находится в состоянии лог. «1», то на ПКПИ ЭВМ поступают данные из приемника ИРПС ЭВМ. При состоянии лог. «0» на ПКПИ поступают данные из приемника С2 ЭВМ;

D4 — при значении логической «1» данного разряда цепь 111 стыка С2 переходит в состояние «ВЫКЛЮЧЕНО». При значении логического «0» данного разряда цепь 111 стыка С2 переходит в состояние «ВКЛЮЧЕНО»;

D5 — при начальной инициализации устройства устанавливается в состояние лог. «1». Переход из состояния лог. «1» в состояние лог. «0» сбрасывает запрос прерывания (сигнал «INTR6H»), возникающего при переходе цепи 112 стыка С2 из состояния «ВЫКЛЮЧЕНО» в состояние «ВКЛЮЧЕНО», после соответствующей обработки этого прерывания.

Регистр управления выполнен на ИМС K555TM9.

Коммутатор служит для программного переключения направления потока последовательных данных, поступающих с приемника С2 ЭВМ или приемника ИЕПС ЭВМ. Направление задается записью в соответствующий разряд регистра управления «0» или «1». Если сигнал из регистра управления находится в состоянии лог. «0» (последовательные данные на ПКПИ поступают с приемника С2 ЭВМ), а цепь 109 стыка С2 находится в состоянии «ВКЛЮЧЕНО», то информация коммутатора на ПКПИ ЭВМ не поступает.

ПКПИ УСС выполнены на основе БИС программируемого контроллера последовательного интерфейса KP580BB51A.

ПКПИ представляет собой универсальный синхронно-асинхронный программируемый приемо-передатчик. ПКПИ преобразовывает параллельный код, полученный от МП, в последовательный со служебными битами старт, стоп и битом контроля, если контроль задан, и выдает этот последовательный код в канал связи с различной скоростью. ПКПИ выполняет также обратное преобразование.

Входные сигналы «RD» и «WR» определяют направление потока информации, передаваемой из МП в ПКПИ и из ПКПИ в МП.

Если на входе WR напряжение лог. «0», то МП записывает данные или управляющее слово в ПКПИ. Если на входе «RD» напряжение лог. «0», то МП читает данные или информацию состояния из ПКПИ. Если на входах RD и WR одновременно напряжение лог. «1», то обмен информацией с МП не производится. Входной сигнал «C/D» совместно с сигналами «RD», «WR» и «CS» определяет вид информации, поступающей на ПКПИ или на канал данных.

Для программирования ПКПИ необходимо загрузить несколько управляющих слов, определяющих скорость передачи, длину символа, число стоповых БИТ, режим работы и условия контроля.

Асинхронная передача

В асинхронном режиме, когда МП загружает символ, ПКПИ автоматически вводит стартовый бит, заданное количество стоповых бит и бит паритета, если он запрограммирован. Затем символ в последовательном формате выводится на контакт TxD. Битовые послыки выдвигаются по спаду сигнала «TxС» с частотой, кратной 1:1, 1:16 или 1:64 части частоты синхронизации передатчика. До тех пор, пока в ПКПИ не загружен символ, на выходе TxD действует высокий уровень, если не установлен бит D3 инструкции команды.

Формат последовательного кода на выходе передатчика и входе приемника

Скорость передачи и приема задается частотами сигналов на входах «TxС» и «RxС».

Формат последовательного кода на выходе передатчика и входе приемника

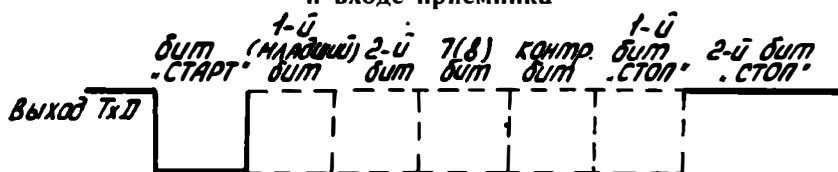


Рис. 2.6.

Асинхронный прием

При приеме на входе RxD действует высокий уровень. Спад считается началом стартового бита. Достоверность его проверяется повторным опросом (стробированием) сигнала «RxD» в центре битовой посылки.

Если здесь снова фиксируется низкий уровень, то посылка считается достоверным стартовым битом, и в ПКПИ запускается специальный счетчик, обеспечивающий опрос сигнала на линии RxD фиксирует высокий уровень, это означает появление на линии связи импульса помехи, либо разрешение приема данных в середине символа. В любом случае приемник прекращает свои действия и готовится к восприятию нового символа.

При обнаружении ошибки паритета или низкого уровня на месте стопового бита устанавливаются соответствующие флажки ошибок. После приема всего символа он загружается в параллельный буфер и формируется высокий уровень сигнала «RxRDY» готовности приемника. Если процессор не считал из буфера предыдущий символ, он замещается принятым символом и устанавливается флажок ошибки переполнения.

Передачик С2 печати служит для преобразования сигналов ТТЛ логики, поступающих с выходов ПКПИ печати DTR и TxID, в уровни сигналов стыка С2 (цепи 108 и 103 соответственно).

Передачик С2 ЭВМ служит для передачи информации в ЭВМ по цепям стыка С2 с выходов ПКПИ DTR, RTS и TxID (соответственно цепи 108, 105 и 103), а также сигнала (разряд D4) с регистра управления (цепь 111).

Передачик ИРПС ЭВМ выполнен на базе микросхемы А0Т101АС и служит для передачи последовательной информации по интерфейсу ИРПС и для гальванического разделения линии связи. Он может быть как активным, так и пассивным.

Передачик ИРПС клавиатуры служит для передачи последовательной информации с ПКПИ клавиатуры на клавиатуру устройства.

При работе по стыку С2 обмен информацией осуществляется по некоммутируемому каналу. Временная диаграмма работы по некоммутируемому каналу стыка С2 приведена на рис. 2.7.

Установка в лог. «1» сигнала по цепи 108 производится при записи инструкции команды в ПКПИ ЭВМ в коде инициализации.

После установки в лог. «1» сигнала по цепи 108 и получения от внешнего устройства лог. «1» по цепи 107 производится установка в лог. «1» сигнала по цепи 105 путем записи МП в ПКПИ ЭВМ инструкции команды, в которой устанавливается в лог. «0» выход RTS (D1 = 0).

Внешнее устройство должно установить цепь 106 в состояние «ВКЛЮЧЕНО». При этом на вход CTS должен подаваться лог. «0», разрешающий работу ПКПИ ЭВМ в режиме передачи. Если цепь 106 будет находиться в состоянии «ВЫКЛЮЧЕНО», то на указанный вход будет подаваться лог. «1», блокирующая передачу.

Приемники стыка С2 выполнены на ИМС К1102ЛП1, в которых осуществляется преобразование уровней сигналов стыка С2 в уровни сигналов ТТЛ ИМС в соответствии с табл. 2.2.

Таблица 2.2

Значение входного сигнала, В	Значение входного сигнала, В
От плюс 4 до плюс 6	От 0 до плюс 0,4
От минус 4 до минус 6	От плюс 2,4 до плюс 5,3

Передатчики стыка С2 выполнены на ИМС К1102АП15, в которых осуществляется преобразование уровней сигналов ТТЛ ИМС в уровни сигналов стыка С2 в соответствии с табл. 2.3.

Таблица 2.3

Значение входного сигнала, В	Значение входного сигнала, В
От 0 до плюс 0,8	От плюс 4 до плюс 6
От плюс 2,0 до плюс 5,3	От минус 4 до минус 6

Адресация портов ввода-вывода, входящих в состав УСС приведена в табл. 2.4.

Таблица 2.4

Адрес	Тип обмена МП с портом ввода-вывода	Наименование и функции порта
A0H	Ввод или вывод	Регистр данных
A1H	Ввод	Регистр состояния
A1H	Вывод	
		ПКПИ ЭВМ КР580ВВ51А
A4H	Ввод или вывод	Регистр данных
A5H	Ввод	Регистр состояния
A5H	Вывод	Регистр команд
		ПКПИ клавиатуры КР580ВВ51А
B8H	Ввод или вывод	Регистр данных
B9H	Ввод	Регистр состояния
B9H	Вывод	Регистр команд
		ПКПИ печати КР580ВВ51А

ПРИМЕЧАНИЕ. Обращение к регистру управления происходит как к ячейке памяти с адресом ВС00H. В этот регистр возможна только запись.

2.3.1.7. Структурная схема узла синхронизации и обработки прерываний приведена на рис. 2.8.

В состав УСОП входят:

- 1) буфер данных;
- 2) узел таймеров;
- 3) контроллер прерываний.

Буфер данных выполнен на базе шинного формирователя К555АП6 и служит для обеспечения обмена данными между системной шиной данных и внутренней шиной данных УСОП.

Узел таймеров построен на базе БИС программируемых таймеров (ПТ) КР580ВИ53.

Временная диаграмма работы по некоммутируемому каналу стыка С2

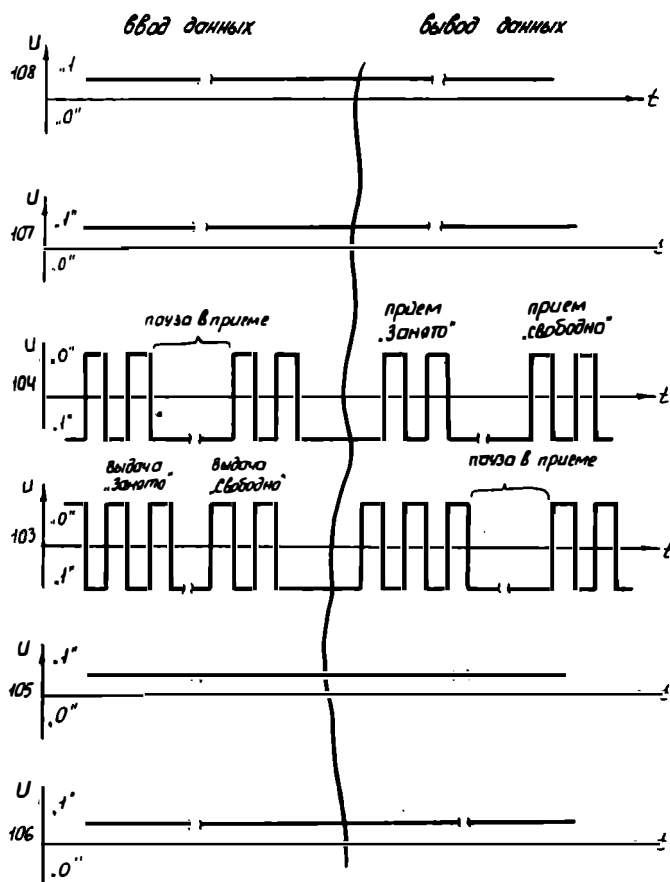


Рис. 2.7

Структурная схема узла синхронизации и обработки прерываний

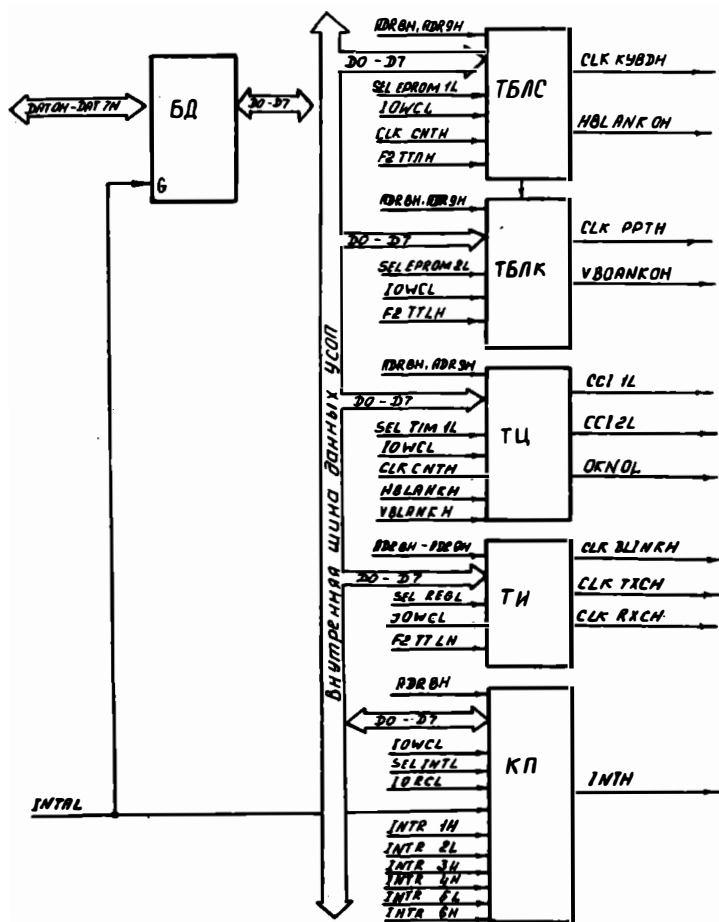


Рис. 2.8

В УСОП используются четыре режима работы ПТ.

Режим 0 — выработка единичного сигнала запуска после поступления заданного числа тактовых импульсов. Иными словами, происходит преобразование числа N , соответствующего начальному значению счетчика, во временной интервал. При достижении заданного значения N счет заканчивается и устанавливается сигнал $OUT = 1$, который сохраняется до загрузки нового значения N или до изменения режима работы данного счетчика. Нулевое значение на входе $GATE$ приостанавливает счет. Временная диаграмма работы ПТ в режиме 0 приведена на рис. 2.9.

Режим 1 — формирование отрицательного временного интервала, равного заданному числу периодов тактовой частоты. Временная диаграмма работы ПТ в режиме 1 приведена на рис. 2.10.

Режим 2 — деление частоты: таймер генерирует периодический сигнал с частотой, в N раз меньшей тактовой частоты. Интервал времени между двумя выходными импульсами пропорционален числу входных импульсов. Если перезагрузка счетчика происходит между двумя выходными импульсами, то данный интервал не будет изменен, но на следующем интервале отразится новое значение. Временная диаграмма работы ПТ в режиме 2 приведена на рис. 2.11.

Режим 3 — генерация прямоугольных импульсов. Аналогичен режиму 2, но на выходе сигнал высокого уровня будет до тех пор, пока счет не достигнет половины числа N , а во второй половине счета будет сигнал низкого уровня. Если число N нечетное, то первая часть сигнала будет составлять $(N+1)/2$, а вторая — $(N-1)/2$. При четном N сигналы на выходе имеют симметричную прямоугольную форму. Временная диаграмма работы ПТ в режиме 3 приведена на рис. 2.12.

Таймер бланка строки (ТБЛС) предназначен для формирования сигнала бланка строки и для формирования сигнала синхронизации ПКПИ клавиатуры. Временные диаграммы формирования сигнала « N BLANK ON » в режимах 80 знаков в строке приведены на рис. 2.13.

Сигнал « CLK KYBDH», используемый для синхронизации ПКПИ клавиатуры, формируется на выходе $OUT1$. Счетчик в этом случае работает в режиме 3. При инициализации ТБЛС в этот счетчик заносится число, позволяющее получить частоту сигнала « CLK KYBDH», равной 9600 Гц. Эта частота обеспечивает прием и передачу информации ПКПИ клавиатуры со скоростью 600 бод.

Таймер бланка кадра предназначен для формирования сигнала бланка кадра « V BLANK ON » и для формирования сигнала начала синхронизации ПКПИ печати. Временная диаграмма формирования « V BLANK ON » при частоте регенерации изображения на экране 60 Гц приведена на рис. 2.14.

Временная диаграмма работы ПТ в режиме 0

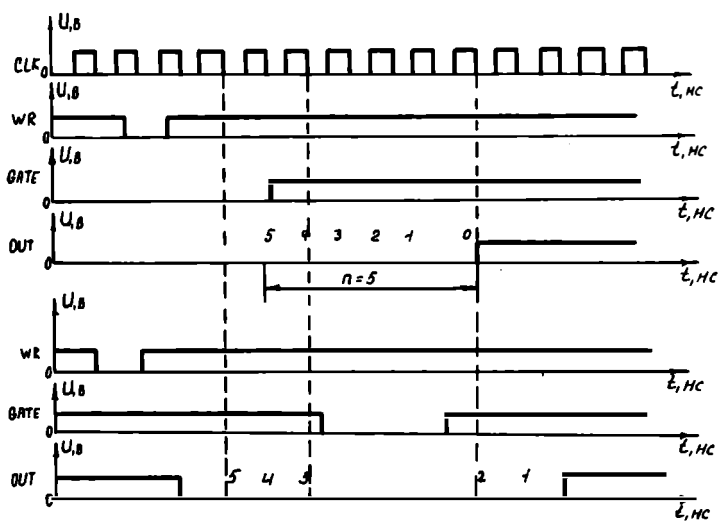


Рис. 2.9

Временная диаграмма работы ПТ в режиме 1

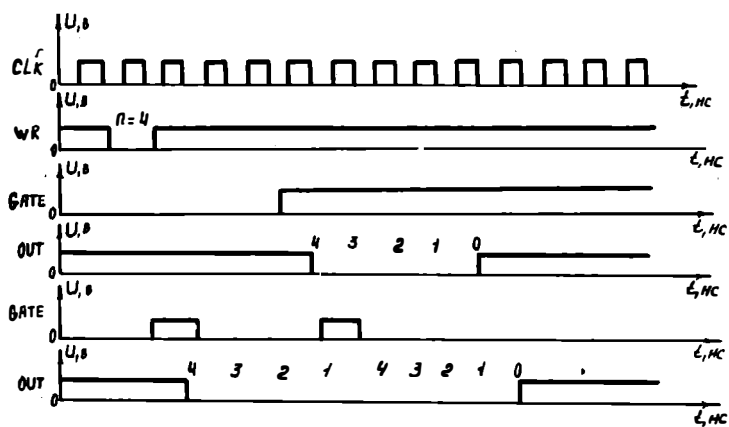


Рис. 2.10

Временная диаграмма работы ПТ в режиме 2

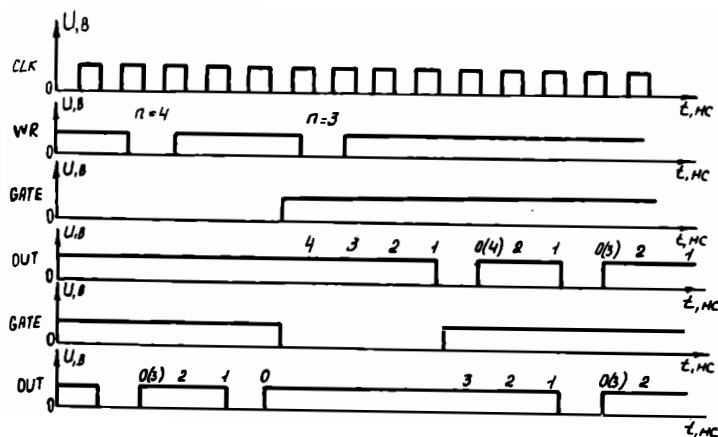


Рис. 2.11

Временная диаграмма работы ПТ в режиме 3

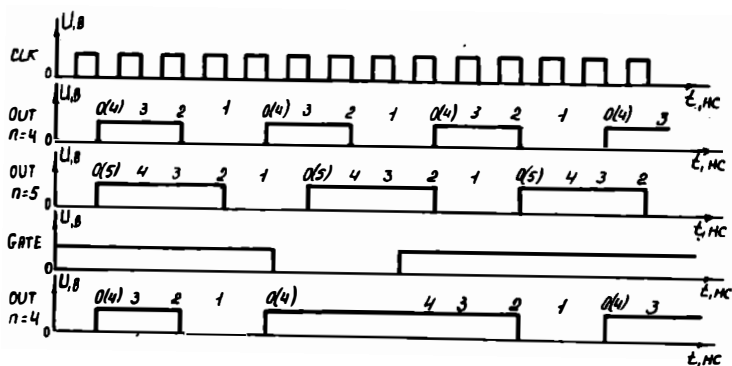
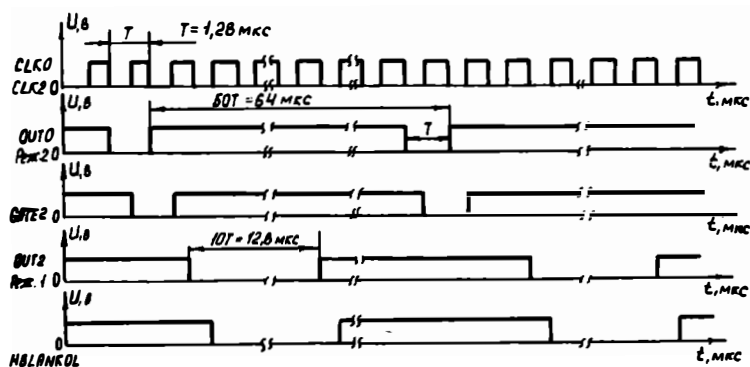


Рис. 2.12

**Временная диаграмма формирования сигнала «H BLANK ON»
в режиме 80 знаков в строке**



ПРИМЕЧАНИЕ: Временная диаграмма формирования сигнала «H BLANK ON» в режиме 132 знаков в строке аналогична приведенной выше.

Рис. 2.13

**Временная диаграмма формирования сигнала «V BLANK ON»
при частоте регенерации изображения на экране 60 Гц**

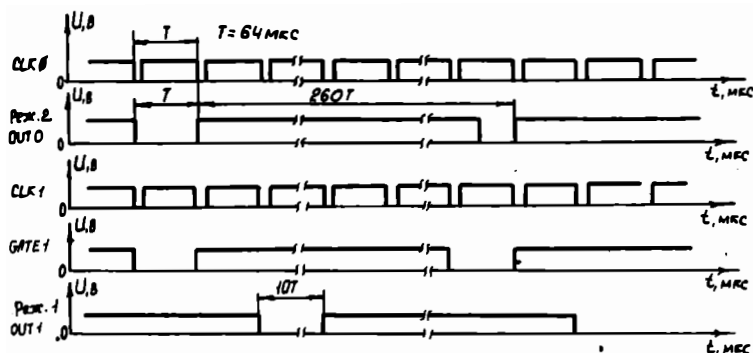


Рис. 2.14

Сигнал «CLK PRTH», используемый для синхронизации ПКПИ печати, формируется на выходе OUT 2. Счетчик в этом случае работает в режиме 3. Частота сигнала «CLK PRTH» может изменяться программно в режиме выбора.

Таймер цвета используется для формирования сигналов «CCI1L», «CCI2L» и «OKNOL», поступающих в узел формирования цвета, где они используются для образования сигнала синхронизации «S».

Временная диаграмма формирования сигналов «CCI1L» и «CCI2L» приведена на рис. 2.15.

Временная диаграмма формирования сигнала «OKNOL» приведена на рис. 2.16.

Таймер интерфейса (ТИ) предназначен для формирования сигналов «CLK TXCH» (вывод OUT1) и «CLK RXCH» (вывод OUT2), предназначенных для синхронизации передатчика и приемника ПКПИ ЭВМ. Частота этих сигналов устанавливается программно в режиме выбора. На выводе OUT0 формируется сигнал «CLK BLINK H», задающий частоту мигания символов на экране. Все счетчики в ТИ работают в режиме 3. Кроме этого, если в процессе работы устройства происходит запись информации в ЭППЗУ, то счетчик 0 ТИ перепрограммируется из режима 3 в режим 0 и в него заносится число, определяющее временной интервал, необходимый для цикла записи в ЭППЗУ.

В БЦП реализована пятиуровневая система прерывания. Аппаратно она базируется на БИС программируемого контроллера прерывания (ПКП) KP580BH59.

ПКП позволяет осуществлять прерывание основной программы МП по одному из восьми запросов от периферийных устройств или по инициативе со стороны МП — по опросу запросов на обслуживание внешних устройств. В данном устройстве используется первый вариант.

В режиме обслуживания прерывания по запросу при одновременном поступивших запросах от периферийных устройств ПКП выявляет запрос с высшим приоритетом и выдает сигнал «INT» центральному процессору. При поступлении от МП сигнала «INTA» ПКП выдает на магистраль данных код команды CALL (11001101), который инициирует еще два сигнала «INTA», сформированных системным контроллером (рис. 2.17). Последние два сигнала «INTA» позволяют ПКП послать предварительно запрограммированный адрес подпрограммы обслуживания прерываний на шину данных. По второму сигналу «INTA» ПКП выдает младший байт адреса, по третьему — старший байт адреса.

Высшим уровнем приоритета обладает вход IR с номером 0 приоритетного кольца. Обслуживающий запрос запрещает обслуживание запросов с таким же и более низким уровнем приоритета.

Для обслуживания запросов с более низким приоритетом, если статус приоритета не нарушен, последний обслуженный запрос стирается записью команды «КОНЕЦ ПРЕРЫВАНИЯ». На сигналы прерываний не накладываются никакие временные ограничения — они могут появляться в любой момент времени.

Наименование запросов прерывания и стартовые адреса подпрограмм обслуживания их приведены в табл. 2.5.

Таблица 2.5

Наименование входа запроса прерывания	Наименование и условие возникновения сигнала запроса прерывания	Стартовый адрес подпрограммы обслуживания
IR0	Не используется	—
IR1	Запрос прерывания ЭВМ формируется ПКПИ ЭВМ при приеме байта от ЭВМ	A024H Подача «1» на вход вызывает передачу управления по адресу A024H
IR2	Запрос прерывания ФВС формируется блоком символьного контроллера	A028H Подача «1» на вход вызывает передачу управления по адресу A028H
IR3	Запрос прерывания от периферии. Формируется ПКПИ печати или ПКПИ клавиатуры при приеме байта, соответственно, от устройства печати или клавиатуры	A02CH Подача «1» на вход вызывает передачу управления по адресу A02CH
IR4	Запрос прерывания от платы расширения. Используется при наличии в устройстве платы расширения	A030H Подача «1» на вход вызывает передачу управления по адресу A030H
IR5	Запрос переключения диапазона скоростей. Формируется при переходе цепи I12 стыка C2 из состояния «ВЫКЛЮЧЕНО» в состояние «ВКЛЮЧЕНО»	A034H Подача «1» на вход вызывает передачу управления по адресу A034H
IR6, IR7	Не используется	—

Адресация портов ввода-вывода, входящих в состав ТАВ УСОП, приведена в табл. 2.6.

Таблица 2.6

Адрес	Тип обмена МП с портом ввода-вывода	Наименование и функция порта
B0H	Ввод или вывод	Таймер бланка строки (KP580BI53)
B1H	Ввод или вывод	16-разрядный счетчик «0»
B2H	Ввод или вывод	16-разрядный счетчик «1»
B3H	Вывод	16-разрядный счетчик «2»
		Регистр управляющего слова
B4H	Ввод или вывод	Таймер бланка кадра (KP580BI53)
B5H	Ввод или вывод	16-разрядный счетчик «0»
B6H	Ввод или вывод	16-разрядный счетчик «1»
B7H	Вывод	16-разрядный счетчик «2»
		Регистр управляющего слова
A8H	Ввод или вывод	Таймер цвета (KP580BI53)
A9H	Ввод или вывод	16-разрядный счетчик «0»
AAH	Ввод или вывод	16-разрядный счетчик «1»
ABH	Вывод	16-разрядный счетчик «2»
		Регистр управляющего слова
BCH	Ввод или вывод	Таймер интерфейса (KP580BI53)
BDH	Ввод или вывод	16-разрядный счетчик «0»
BEH	Ввод или вывод	16-разрядный счетчик «1»
BFH	Вывод	16-разрядный счетчик «2»
		Регистр управляющего слова
		Программируемый контроллер прерываний (KP580BH59)
ACH	Вывод	Порт приема команды инициализации SKI1 и команд SKO2 и SKO3
ADH	Вывод	Порт приема команд инициализации SKI2, SKI3
ADH	Ввод или вывод	Чтение регистра прерываний или установка регистра маски (SKO1)

2.3.1.8. Структурная схема узла формирования цвета приведена на рис. 2.18.

Узел формирования цвета (УФЦ) служит для формирования сигналов цвета «R», «G», «B», синхронизирующих импульсов «S» и монохромного видеосигнала «VIDEO».

В состав УФЦ входят:

- 1) формирователь синхронизации цвета (ФСЦ);
- 2) таблица цвета (ТБЦ);
- 3) цифро-аналоговый преобразователь монохромного видеосигнала (ЦАП МВ);
- 4) цифро-аналоговый преобразователь цветного видеосигнала (ЦАП ЦВ).

Временные диаграммы формирования сигналов «CCI1L» и «CCI2L»

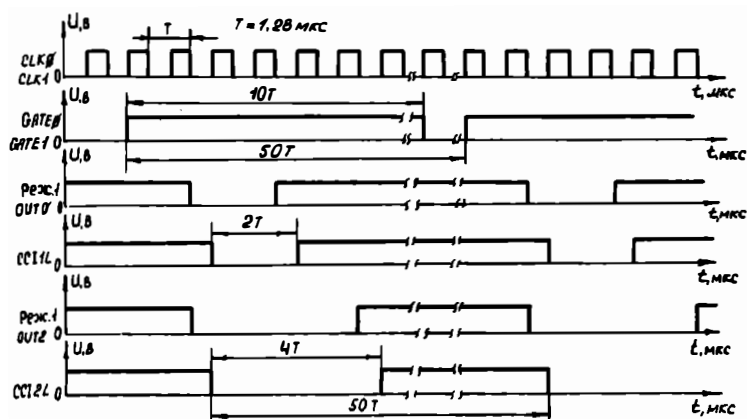


Рис. 2.15

Временная диаграмма формирования сигнала «OKNOL» при частоте регенерации изображения на экране 57 Гц

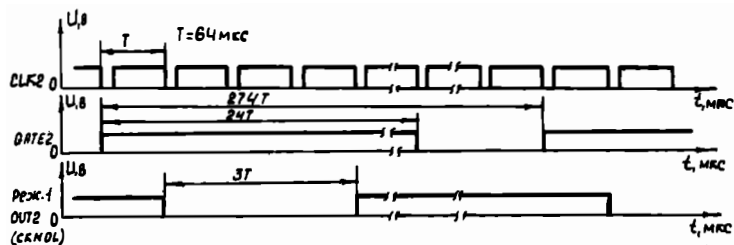


Рис. 2.16

Временная диаграмма работы ПКП в режиме обслуживания по запросу

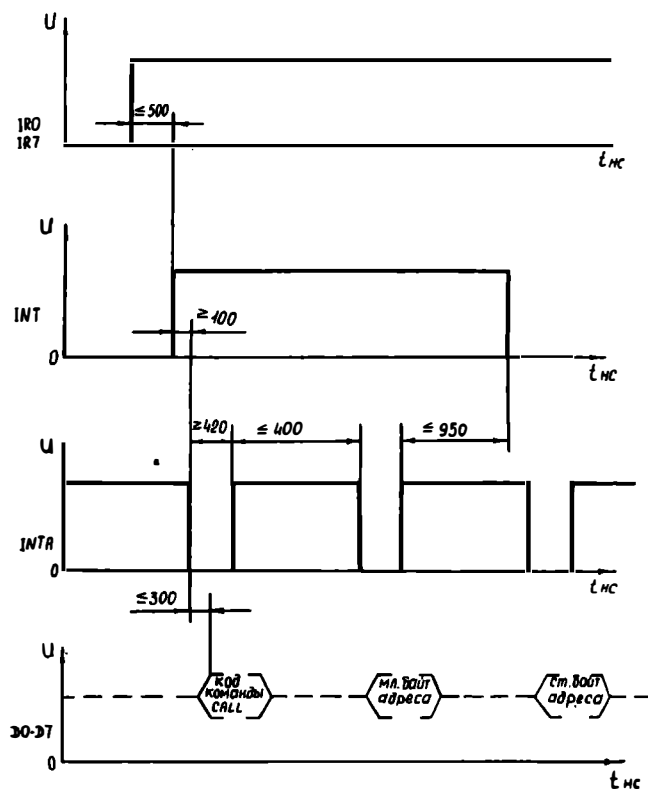


Рис. 2.17

Формирователь синхронизации цвета предназначен для образования из сигналов «CC1L», «CC12L» и «OKNOL», поступающих на ФСЦ, сигнала синхронизации «S».

Таблица цвета построена на базе ИМС К531РУ8П, емкость которой составляет 64 бит. Ячейки этого ОЗУ программно доступны для записи в них информации микропроцессором. Обращение к каждой ячейке памяти осуществляется как по порту вывода. Начальный адрес обращения — 40 Н, конечный — 4FH.

Путем программного изменения содержимого ОЗУ можно получить на экране цветного монитора до восьми цветов. Причем одновременно на экране может индизироваться до трех цветов. На монохромном экране информация в этом случае может отмечаться тремя уровнями яркости.

ЦАП МВ служит для преобразования цифровой информации, поступающей с ТБЦ в аналоговый сигнал «VIDEO».

ЦАП ЦВ служит для преобразования цифровой информации, поступающей от ТБЦ и ФСЦ в аналоговые сигналы цвета «R», «G», «B» и «S».

Временные диаграммы этих сигналов при частоте регенерации изображения на экране 57 Гц приведены на рис. 2.19.

2.3.1.9. Описание, обозначение, наименование и функциональное назначение сигналов БЦП приведены в табл. 2.7.

Таблица 2.7

Обозначение.	Наименование	Функциональное назначение
ADR0H—ADR15H	Разряды адреса 0—15 (лог. «1»)	Старший и младший байты адреса
DAT0H—DAT7H	Разряды данных 0—7 (лог. «1»)	Двухнаправленные линии МП, используемые для вывода записываемых данных и для ввода считываемых данных
MRDCL	Сигнал чтения памяти (лог. «0»)	Выходной сигнал, управляющий чтением данных с внутренней и внешней памяти
MWTCL	Сигнал записи в память (лог. «0»)	Выходной сигнал, управляющий записью во внутреннюю и внешнюю память, а также регистры
JORCL	Сигнал чтения порта (лог. «0»)	Выходной сигнал, управляющий чтением данных из внутренних и внешних портов

Продолжение табл. 2.7

Обозначение	Наименование	Функциональное назначение
JOWCL	Сигнал записи в порт (лог. «0»)	Выходной сигнал, управляющий записью данных во внутренние и внешние порты
INTAL	Сигнал подтверждения прерывания (лог. «0»)	Сигнал подтверждения прерывания. Устанавливается МП при его готовности обработать поступивший запрос на прерывание
INT H	Сигнал запроса на прерывание (лог. «1»)	Сигнал, формируемый контроллером прерываний для МП, поступающий на контроллер запросов на прерывание
CLK CNT H	Синхронизирующая последовательность сигналов	Входной сигнал узла синхронизации и обработки прерываний. Используется для формирования временных интервалов
EPROM H	Сигнал выбора ЭППЗУ (лог. «1»)	Иницирует запись/считывание данных МП в энергонезависимую память. Используется также в узле формирования готовности для задания интервала времени, необходимого для записи/считывания данных в ЭППЗУ
CLK EPROM H	Сигнал задержки записи в ЭППЗУ (лог. «1»)	Высокий уровень сигнала определяет интервал времени, необходимый для записи в ЭППЗУ
XACK 1L	Сигнал ответа БСК (лог. «0»)	Выдается БСК в ответ на обращение МП в выделенные промежутки времени
XACK 2L	Сигнал ответа БРГК (лог. «0»)	Выдается БРГК в ответ на обращение МП
RDY L	Сигнал готовности	Используется для синхронизации работы МП с внешними аппаратными средствами в отладочном режиме

Обозначение	Наименование	Функциональное назначение
HOLD L	Сигнал захвата (лог. «0»)	Используется в отладочном режиме. Переводит шины адреса данных и управления в высокоимпедансное состояние
SEL ROM 1L— SEL ROM 5L	Сигналы выбора ПЗУ1—ПЗУ5 (лог. «0»)	Иницируют считывание данных МП с одной из ИМС постоянной памяти
SEL EIAL	Сигнал разрешения выбора (лог. «0»)	Разрешает выбор оперативной памяти БЦП, портов узла системной связи, узла синхронизации и обработки прерываний
SEL RAM 1L	Сигнал выбора ОЗУ1 (лог. «0»)	Иницирует считывание/запись данных в оперативную память БЦП и порт связи с ЭВМ
SEL RAM 2L	Сигнал выбора ОЗУ1 (лог. «0»)	Иницирует считывание/запись данных в оперативную память БЦП и порт связи с клавиатурой
SEL TIM 1L	Сигнал выбора ОЗУ2 (лог. «0»)	Иницирует запись данных в порты таймера цвета
SEL TIM L	Сигнал выбора ОЗУ2 (лог. «0»)	Иницирует запись/считывание в порты контроллера прерываний
SEL EPROM 1L	Сигнал выбора ЭППЗУ (лог. «0»)	Иницирует считывание/запись в энергонезависимую память и запись в порты таймера бланка строки
SEL EPROM 2L	Сигнал стирания ЭППЗУ (лог. «0»)	Иницирует стирание энергонезависимой памяти и запись данных в порты таймера бланка кадра
SEL PRT 1	Сигнал выбора порта печати (лог. «0»)	Иницирует запись/считывание данных в порты печати, а также запись данных в регистр режима БСК

Продолжение табл. 2.7

Обозначение	Наименование	Функциональное назначение
SEL REG L	Сигнал выбора регистра конфигурации (лог. «0»)	Иницирует запись данных в регистр управления
SEL BSK H	Сигнал выбора памяти БСК (лог. «1»)	Перекрывает буфер данных постоянной и оперативной памяти БЦП при обращении МП к памяти БСК
INTR 1L	Запрос прерывания ЭВМ (лог. «1»)	Устанавливается при получении ПКПИ ЭВМ данных от ЭВМ
INTR 2L	Запрос прерывания ФВС (лог. «0»)	Поступает от БСК и представляет собой периодический сигнал с частотой кадровой развертки
INTR 3H	Запрос прерывания печати (лог. «1»)	Устанавливается при получении ПКПИ печати данных от устройства печати
INTR 4H	Запрос прерывания клавиатуры (лог. «1»)	Устанавливается при получении ПКПИ клавиатуры данных с клавиатуры
INTR GH	Запрос переключения (лог. «1»)	Устанавливается при переключениях цепи 112 стыка С2 (запрос на переключение диапазона скоростей передачи данных)
RG EPROM L	Сигнал стробирования задержки записи в ЭППЗУ (лог. «0»)	Разрешающий сигнал записи в энергонезависимую память. Устанавливается перед каждым циклом записи или стирания ЭППЗУ
RGB H	Сигнал переключения адресов (лог. «1»)	Устанавливается при необходимости доступа МП к таблице цвета
CLK PRT H	Сигнал синхронизации печати (лог. «1»)	Определяет скорость передачи данных ПКПИ печати. Задается программно

Обозначение	Наименование	Функциональное назначение
CLK KYBD H	Сигнал синхронизации клавиатуры (лог. «1»)	Определяет скорость передачи данных ПКПИ клавиатуры. Задается программно
CLK TXC H	Сигнал синхронизации передачи (лог. «1»)	Определяет скорость передачи данных ПКПИ ЭВМ. Задается программно
CLK RXC	Сигнал синхронизации приема (лог. «1»)	Определяет скорость приема данных ПКПИ ЭВМ. Задается программно
CLK BLINK H	Частотная последовательность сигналов мерцания символов (лог. «1»)	Используется для задания частоты мерцания символов на экране ЭЛТ. Задается программно

2.3.2. Блок символьного контроллера — БСК

2.3.2.1. Назначение и состав

Блок символьного контроллера (в дальнейшем — БСК) обеспечивает хранение выводимой на экран электронно-лучевой трубки (ЭЛТ) информации, формирование сигналов яркостной модуляции и генерацию сигналов синхронизации телевизионной развертки.

Блок символьного контроллера функционально состоит из следующих узлов (рис. 2.20):

- 1) блока управления (БУ);
- 2) регистра режима (РГР);
- 3) триггера прерываний (ТПП);
- 4) коммутатора адреса (КА);
- 5) оперативной памяти экрана (ОЗУЭ);
- 6) счетчика адреса (СЧА);
- 7) счетчика точек (СЧТ);
- 8) генератора тактовой частоты (ГТЧ);
- 9) регистра формата (РГФ);
- 10) счетчика телевизионных строк (СЧТС);
- 11) знакогенератора (ЗНГ);
- 12) преобразователя видеосигналов (ПВ).

2.3.2.2. Технические данные и возможности

Общий информационный объем оперативной памяти экрана (ОЗУЭ) $8\text{ К} \times 8$ бит. ОЗУЭ состоит из двух одинаковых по объему ($4\text{ К} \times 8$ бит) узлов оперативной памяти символов (ОЗУС) и оперативной памяти признаков (ОЗУП).

Объем памяти постоянного знакогенератора (ПЗУ ЗНГ) равен $8\text{ К} \times 8$ бит.

Структурная схема узла формирования цвета

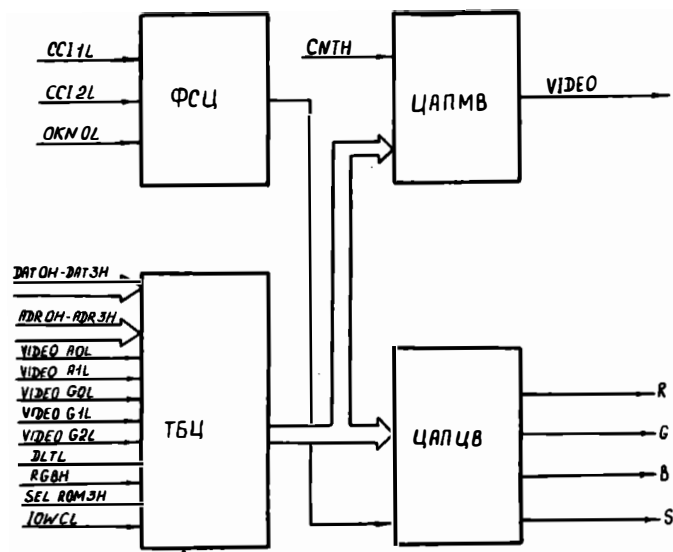


Рис. 2.18

Временная диаграмма сигналов R, G, B и S при частоте регенерации изображения на экране 57 Гц

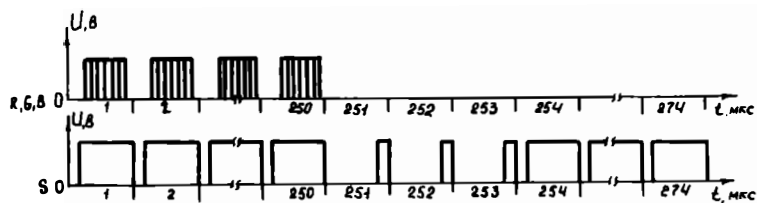


Рис. 2.19

Структурная схема БСК

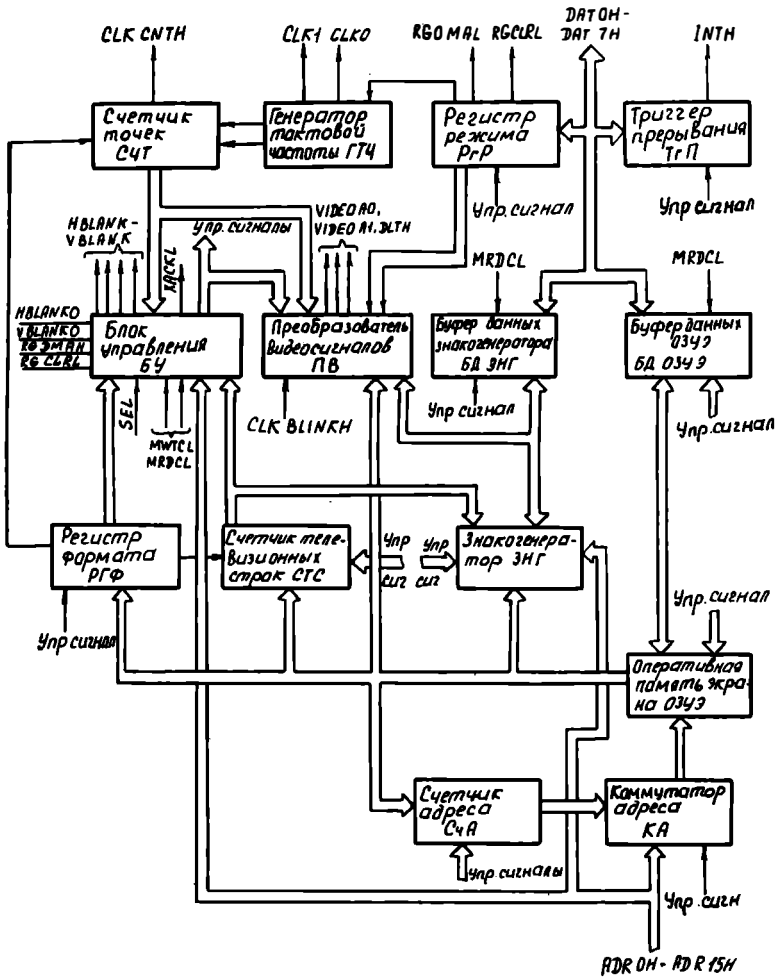


Рис. 2.20

Информационный объем памяти программируемого знакогенератора (ОЗУ ЗНГ) составляет $4\text{ К} \times 8$ бит.

В БСК имеется два генератора тактовой частоты, обеспечивающих необходимые для работы тактовые частоты 12,5 МГц и 20,625 МГц.

БСК обеспечивает следующие основные режимы работы:

- 1) 80 символов в строке, 25 строк (одна строка — служебная);
- 2) 132 символа в строке, 25 строк (одна строка — служебная);
- 3) прямой доступ к памяти;
- 4) одновременную очистку ОЗУС и ОЗУП кодами «ПРОБЕЛ»;
- 5) программное гашение изображения на ЭЛТ;
- 6) отображение информации на экране ЭЛТ в инверсном режиме;
- 7) запрет доступа БЦП к ОЗУЭ и ОЗУ ЗНГ.

БСК обеспечивает доступ к памяти со стороны БЦП в промежутки времени, соответствующие обратному ходу луча по строке в режиме ожидания сигнала ответа от БСК.

Полная матрица разложения символов 8×10 точек.

Алфавитно-цифровые символы отображаются на матрице 7×8 точек.

БСК обеспечивает выделение символов на экране ЭЛТ следующими атрибутами:

- 1) подчеркиванием (в виде черты на 10 строке матрицы разложения);
- 2) мерцанием (частота мерцания задается от БЦП);
- 3) обратным контрастом;
- 4) яркостью или цветом (четыре уровня яркости или четыре цвета).

БСК обеспечивает отображение символов двойной ширины и высоты в пределах выделенной текстовой строки, причем в этом режиме возможно раздельное отображение как верхней, так и нижней половины символов.

БСК обеспечивает оперативный плавный сдвиг изображения по телевизионным строкам.

БСК обеспечивает оперативное изменение ссылочной структуры, хранимой в ОЗУЭ, позволяющей редактировать текст (вставку текстовых строк, вычеркивание и сдвиг текстовых строк) путем гибкого изменения последовательности начальных адресов строк в соответствии с сформированным изображением, и записи в ОЗУЭ только той информации, которая соответствует вновь вводимым текстовым строкам.

Адреса обращения к памяти и регистрам БСК в шестнадцатиричном коде:

- 1) ОЗУС — E000 — EFFF;
- 2) ОЗУП — F000 — FFFF;
- 3) ОЗУ ЗНГ — C000 — CFFF;
- 4) РГР — В 800;
- 5) ТГП — В 800.

2.3.2.3. Принцип формирования символьной информации

Формирование символьной информации в БСК основано на использовании телевизионной растровой развертки.

Телевизионный растр (рис. 2.21) образован линейной прогрессивной разверткой, при которой полный растр формируется за один период кадровой развертки. Развертка изображения формируется одновременным перемещением луча по горизонтали и вертикали. Движение луча по горизонтали представляет собой строчную развертку, а прочерчиваемые при этом линии — телевизионные строки. Перемещение луча по вертикали представляет собой кадровую развертку, в результате которой все телевизионные строки располагаются одна над другой.

Для формирования знаков растр разбивается на отдельные участки — знакоместа, в пределах которых располагаются матрицы знаков. Синтез знаковой информации осуществляется последовательно, по частям. В процессе формирования одновременно отображаются все символы, составляющие одну текстовую строку. Перемещаясь по телевизионной строке, электронный луч последовательно обходит все элементы одного ряда матрицы знакомест, входящих в одну текстовую строку. Формирование текстовой строки заканчивается после того, как луч проходит все телевизионные строки текстовой строки (десять для выбранной матрицы разложения знака).

Изображение символов состоит из знаковых рядов, в которые объединены телевизионные строки.

Один знаковый ряд состоит из десяти телевизионных строк. В пределах одного знакового ряда может отображаться 80 или 132 символа (БСК допускает оперативный выбор числа символов в строке), каждый из которых отображается на матрице разложения шириной в восемь точек. Конфигурация символов, отображаемых на экране ЭЛТ, образуется путем засветки лучом отдельных точек, расположенных в узлах матрицы разложения символа. БСК обеспечивает отображение на экране ЭЛТ 25 текстовых строк. (БСК допускает оперативный выбор количества знакорядов).

Коды символов, подлежащих отображению в текстовой строке, считываются из ОЗУЭ синхронно с ходом развертки 10 раз и поступают одновременно с кодами номеров телевизионных строк на адресные входы знакогенератора. В знакогенераторе хранятся образы постоянных наборов символов (ПЗУ ЗНГ) и загружаемых из ЭВМ пользовательских наборов символов (ОЗУ ЗНГ). По каждому из адресов знакогенератора хранится информация о расположении в узлах матрицы разложения точек, которые формируют образ символа.

Выборка очередной группы точек в строке матрицы разложения зависит от кода символа, номера телевизионной строки в матрице разложения и признака ПЗУ ЗНГ или ОЗУ ЗНГ (признаки хранятся в ОЗУП) в пределах текстовой строки, отображаемой в данный момент времени.

Формирователь телевизионного растра

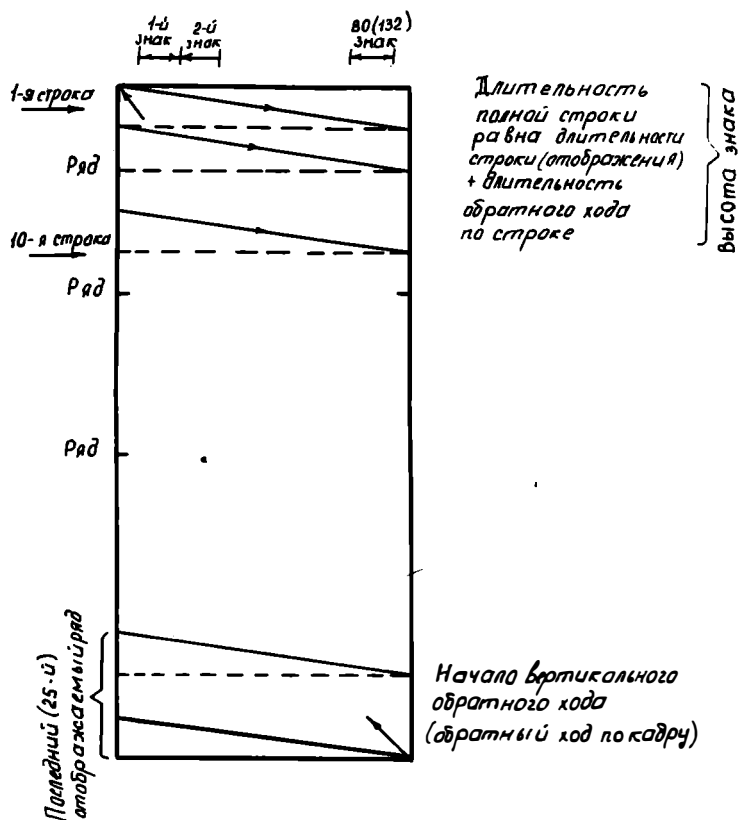


Рис. 2.21

Считанная информация в виде восьмиразрядного параллельного кода поступает из знакогенератора на сдвиговый регистр, с выхода которого она в последовательном виде синхронно с ходом телевизионной строчной развертки с частотой, равной частоте генерации точек на экране, поступает через цифро-аналоговый преобразователь (ЦАП) видеосигналов на управление ЭЛТ.

При выводе строки текста на экран необходимо обеспечить возврат счетчика адреса к начальному адресу этой строки 10 раз (столько телевизионных строк составляют матрицу разложения символа).

Для обеспечения этого начальный адрес текущей строки текста (ранее записанной в ОЗУЭ) в конце каждой из телевизионных строк, составляющих данную строку текста, перезаписывается из ОЗУЭ в счетчик адреса. Этим обеспечивается требуемый возврат к первому адресу выводимой строки символов.

Начальная загрузка счетчика адреса производится в конце последней (десятой) телевизионной строки. Первая 25 (служебная) строка постоянно отображается в верхней части экрана за счет физического сброса счетчика адреса в нулевое состояние во время обратного хода луча по кадру.

Остальные 24 текстовые строки могут отображаться в произвольной последовательности следующим образом.

После отображения информации в каждой телевизионной строке счетчик адреса устанавливается в состояние, равное начальному адресу формируемой строки (рис. 2.22, поле В). После отображения всех телевизионных строк выводимой текстовой строки по окончании ее формирования производится установка счетчика адреса в состояние, равное начальному адресу следующей текстовой строки (рис. 2.22, поле С).

Формат данных текстовой строки в ОЗУЭ

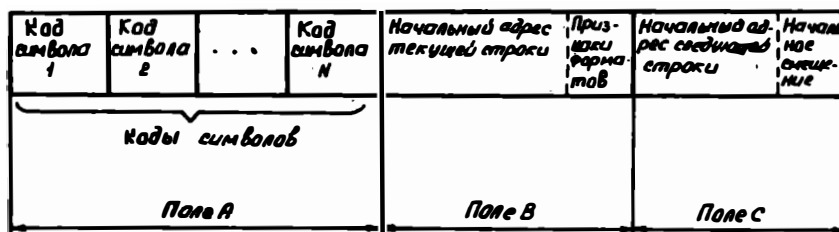


Рис. 2.22

Рассмотренная процедура формирования отображения всего экрана повторяется с частотой кадровой развертки.

Плавный сдвиг текста

БСК позволяет выполнять плавный сдвиг текста на экране ЭЛТ со скоростью, задаваемой программно БЦП. Этот режим обеспечивается за счет реализованной в БСК процедуры загрузки счетчика телевизионных строк, которая обеспечивает установку начального состояния счетчика в конце последней телевизионной строки каждой отображаемой текстовой строки, информацией, хранящейся в ОЗУП. Содержимое ячеек ОЗУП, в которых хранится начальное значение счетчика телевизионных строк, может оперативно изменяться от БЦП. Таким образом, начальная загрузка счетчика телевизионных строк в текущее состояние, отличное от исходного (от 0001 до 1001), обеспечивает смещение кадра изображения на указанное число телевизионных строк.

Подобный механизм управления обеспечивает плавный сдвиг текста на экране ЭЛТ.

Для плавного сдвига текста в ОЗУЭ выделяется память на дополнительную (26) текстовую строку. Введение дополнительной текстовой строки объясняется тем, что для сдвига текста на заданное число телевизионных строк требуется наличие свободной строки (или ее части), заменяющей телевизионные строки, на которые производится смещение изображения (дополнительные телевизионные строки не участвуют в отображении информации).

Дополнительная текстовая строка должна быть заполнена кодами «ПРОБЕЛ», так как в противном случае возможно дополнение реального текстового изображения несуществующей информацией из дополнительной строки.

Отображение символов двойной ширины и двойной высоты

Для отображения символов двойной ширины необходимо уменьшить в два раза частоту сдвига и частоту стробирования регистра сдвига. За счет этого каждая точка матрицы символа отображается на экране в течение времени, необходимого для отображения двух точек. Таким образом, в режиме широкого формата горизонтальный размер символа удваивается, а количество символов в строке уменьшается вдвое. Для правильного выделения атрибутов при отображении символов двойной ширины также необходимо уменьшить в два раза частоту стробирования регистра признаков РГП.

Для отображения символов двойной высоты необходимо отображать каждую горизонтальную строку матрицы символа в течение двух телевизионных строк. Это обеспечивается за счет уменьшения вдвое частоты изменения состояния счетчика телевизионных строк по сигналу «H BLANK H». Таким образом одна и та же точка матрицы символа отображается в двух соседних телевизионных строках, в результате чего размер изображения символа по вертикали увеличивается в два раза.

Блок управления (БУ)

Блок управления (рис. 2.23) осуществляет формирование управляющих сигналов, обеспечивающих синхронизацию работы основных узлов БСК, внешних схем формирования телевизионной развертки и внешнего цифро-аналогового преобразователя (ЦАП) видеосигналов. Блок управления состоит из нескольких функциональных узлов.

Дешифратор выборки генерирует сигналы, разрешающие доступ БЦП к ОЗУЭ, ОЗУ ЗНГ, РГР, ТГП и обращение в режиме прямого доступа к ОЗУЭ и ЗНГ узла управления индикацией.

Разрешение работы ДШ ДР производится положительным значением сигналов «ADR 14H», «ADR 15H», «ENA», «ADR RAM H» при установленном сигнале разрешения работы с БСК, поступающем из РГР. Непосредственная выработка сигналов разрешения выборки ОЗУ происходит при наличии сигнала считывания «MRDCL» или записи «MWTCL». При этом в зависимости от состояния входных сигналов адреса «ADR 12H» и «ADR 13H» формируются сигналы «ENA RAM 0L», «ENA RAM 1L» и «ENA RAM GHRL» (при наличии одного из сигналов «MRDCL» или «MWTCL»), которые управляют доступом непосредственно к ИМС ОЗУ, и сигналы выборки «SEL RAM 0L», «SEL RAM 1L», «SEL RAM GHRL» (разрешают выборку информации из буферов данных).

Узел записи одновременно с записью информации в ОЗУС и ОЗУП обеспечивает ускоренную очистку памяти экрана ОЗУЭ.

Режим ускоренной очистки ОЗУЭ управляется сигналами, поступающими из РГР.

При наличии сигнала «RG CLRL» и отсутствии сигнала разрешения прямого доступа «RGD MAN» ускоренная очистка ОЗУЭ осуществляется за счет одновременной записи информации в ОЗУС и ОЗУП по адресу выборки ОЗУС в промежутки времени, выделенные для доступа БЦП к БСК (сигнал «ENA ADR L» равен логическому «0»). Значительное ускорение очистки экрана возможно при одновременном наличии сигналов «RG CLRL» и «RGD MAN». В этом случае прямой доступ БЦП к ОЗУЭ обеспечивается в расширенном временном интервале — «окне», однако возможно мелькание изображения на экране при захвате ОЗУЭ в режиме прямого доступа.

Прямое обращение узла управления индикацией ко всем типам ОЗУ осуществляется при наличии высокого уровня сигналов «ENA ADR», «RAM L» (фактически узел реализует функции арбитра управления индикацией и доступом БЦП к ОЗУ), разрешающих прохождение базового синхроимпульса от счетчика точек на схемы «ИЛИ» для одновременного формирования сигналов выборки «ENA RAM 0L», «ENA RAM 1L», «ENA RAM GHRL», при этом на время индикации устанавливается высокий уровень сигнала «WRL».

Структурная схема блока управления

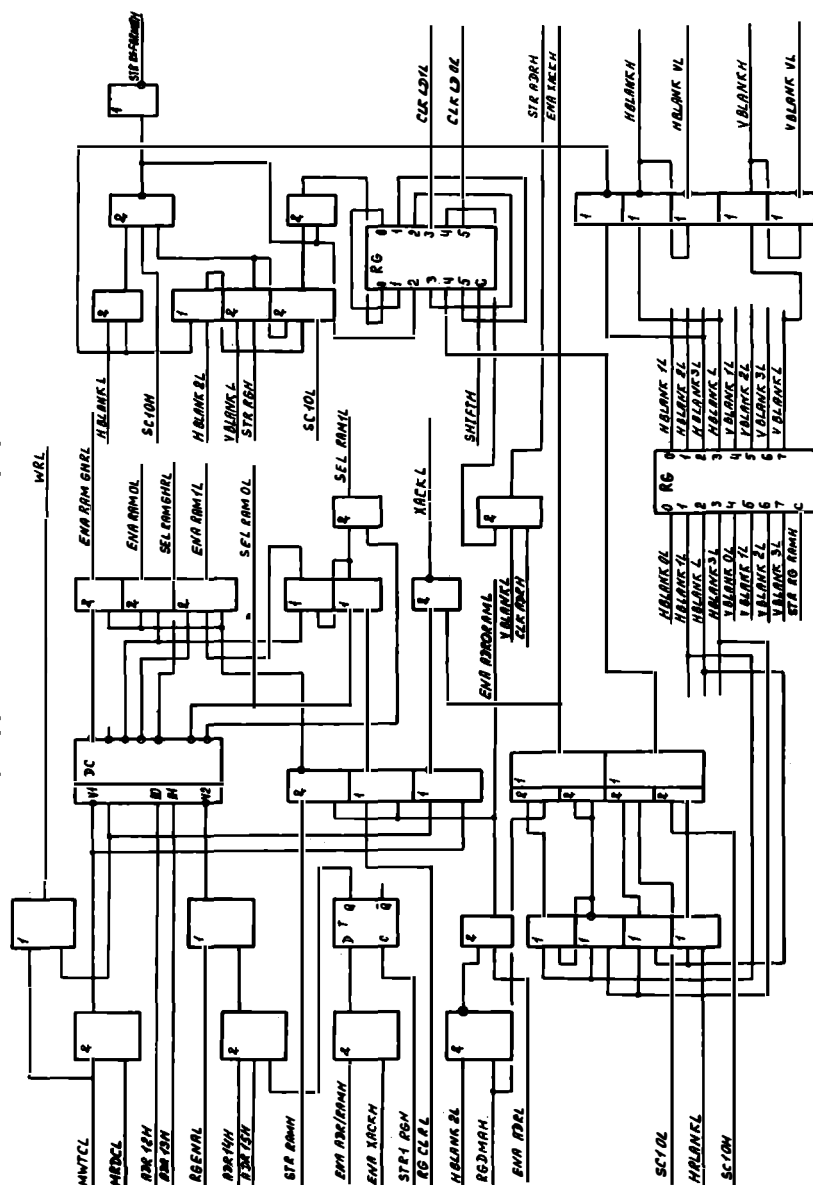


Рис. 2.23

Узел формирования ответа (сигнал «ХАСК L»)

Режим прямого доступа БЦП к БСК, как было отмечено раньше, возможен в выделяемые для этого временные промежутки — «окна» на обратном ходе луча по строке или в режиме прямого доступа.

В связи с этим возникает необходимость в наличии у БЦП режима ожидания. Этот режим формируется за счет формирования сигнала ответа «ХАСК L» (равен логическому «0»), выдаваемого от БСК только в случае выполнения операции чтения или записи информации в БСК.

Формирование сигнала разрешения ответа «ЕНА ХАСК Н» производится в соответствии с временной диаграммой (рис. 2.24).

Узел управления индикацией

Временное распределение бланкирующих сигналов осуществляется регистром бланков РГБ, реализованным на ИМС К555ИР23.

Подавая на первый и пятый входы РГБ сигналы «Н BLANK 0L» и «V BLANK 0L», и за счет соединения соответствующих входов и выходов под воздействием базового синхросигнала «STR RG RAM Н», поступающего на управляющий вход регистра, осуществляется потактный временной сдвиг (на четыре такта) входных сигналов.

Сигналы с выхода РГБ используются для формирования управляющих сигналов с требуемой временной привязкой в соответствии с общей временной диаграммой работы узла (рис 2.24). Сигналы с выхода регистра сдвинуты друг относительно друга на величину временного интервала, необходимого для индикации одного символа.

Рассмотренная выше организация управления используется для выработки управляющих сигналов, формирующих информационную строку и изображение всего экрана.

Узел управления индикацией формирует сигнал «ЕНА АDR L», во время действия которого (логический «0») осуществляется формирование адресов, используемых для отображения одной текстовой строки.

Длительность сигнала «ЕНА АDR L» равна времени отображения всех символов, расположенных в одной строке (максимально 80 или 132, в зависимости от выработанного режима работы устройства), и времени считывания двух ячеек ОЗУЭ, в которых хранится начальный адрес отображаемой строки, признак формата, адрес начала следующей текстовой строки и начального смещения счетчика телевизионных строк.

При формировании счетных импульсов для счетчика адреса контролируются и обрабатываются следующие три случая:

1) адрес первого символа в строке совпадает с начальным адресом текущей текстовой строки и, следовательно, счетный импульс для организации указанного адреса не формируется, (это обеспечивается автоматически счетчиком точек);

2) после отображения последнего символа в каждой телевизионной строке (кроме последней), входящей в число телевизионных строк текстовой строки, необходимо устанавливать счетчик адреса

в состояние, соответствующее адресу ячейки, в которой хранится значение начального адреса текущей строки. Такой алгоритм формирования начальных адресов телевизионных и текстовых строк обеспечивает возврат к первому адресу каждой телевизионной строки раstra в любой отображаемой текстовой строке;

3) после формирования последней (десятой) телевизионной строки, отображаемой текстовой строки, счетчик адреса необходимо устанавливать в состояние на единицу большее, чем адрес ячейки ОЗУЭ, в котором хранилось начальное значение текущей (отображаемой) текстовой строки. Это позволяет обеспечить переход к отображению следующей текстовой строки.

Перечисленные возможности реализуют:

узел формирования счетчика импульсов «STR ADR H», узел формирования импульсов загрузки «CLK LD0 L» и «CLK LD1 L», соответственно, счетчик адреса и счетчик телевизионных строк;

узел формирования импульсов загрузки, кроме того, формирует сигнал загрузки регистра формата «STR RG FORMAT H», вырабатываемый в конце каждой последней (десятой) телевизионной строки, отображаемой текстовой строки.

Регистр режима — РГР

Регистр режима выполнен на базе ИМС К555ТМ9 и обеспечивает установку БСК в следующие состояния:

- 1) отображение информации на ЭЛТ в режиме 80 символов или 132 символа в строке (80/132);
- 2) режим прямого доступа к ОЗУЭ и ЗНГ (DMA);
- 3) режим совместной очистки ОЗУС и ОЗУП (CLR);
- 4) режим гашения изображения на экране ЭЛТ (DLT);
- 5) режим инверсии изображения на экране ЭЛТ (INV);
- 6) режим запрета обращения к БСК.

Триггер прерываний — ТГП

Триггер прерываний обеспечивает периодическое формирование сигнала запроса прерывания «INTRL» с частотой кадровой развертки. Сброс триггера прерываний производится программно.

Коммутатор адреса — КА (рис. 2.25)

Коммутатор адреса собран на трех ИМС К555КП11 и обеспечивает передачу адреса с одного из его информационных входов на выход, подключенный к адресным входам ОЗУЭ.

Первый информационный вход коммутатора адреса соединен с адресными входами ADR0H — ADR11H БСК, а второй информационный вход — с выходами счетчика адреса. При нулевом значении сигнала «ENA ADR1 RAM L» на управляющем входе коммутатора адреса обеспечивается передача информации с адресных входов БСК на выход коммутатора адреса, а при единичном значении — с выходов счетчика адреса.

Временная диаграмма работы БУ

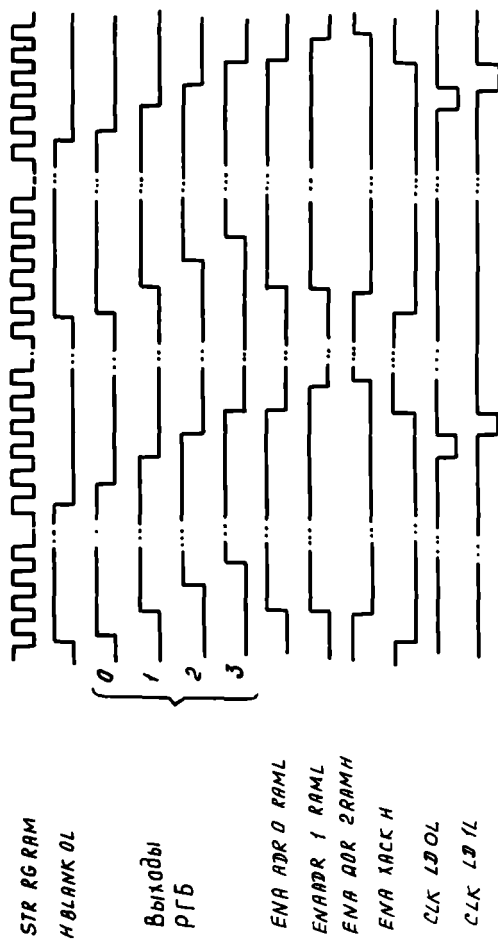


Рис. 2.24

Структурная схема оперативной памяти экрана буфера данных ОЗУЭ,
коммутатора адреса и счетчика адреса

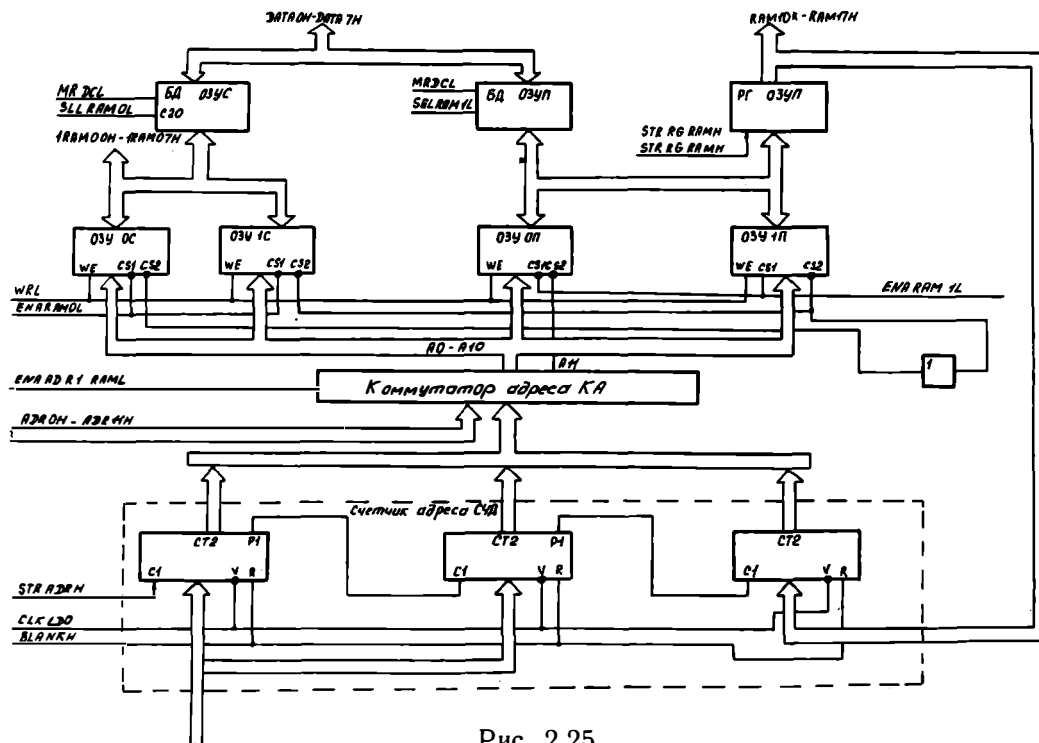


Рис. 2.25

Оперативная память экрана — ОЗУЭ (рис. 2.25)

ОЗУЭ — оперативная память экрана предназначена для хранения информации, подлежащей отображению на экране ЭЛТ, и вспомогательной информации, содержащей атрибуты информационных строк. Набор хранимой информации и ее атрибутов включают в себя:

- 1) начальные адреса каждой текстовой строки;
- 2) начальное смещение счетчика телевизионных строк;
- 3) признаки формата символов для каждой отображаемой строки.

Функционально ОЗУЭ состоит из двух узлов банков ОЗУС и ОЗУП, выполненных на ИМС ОЗУ статического типа К537РУ8А, емкость каждой из которых $2K \times 8$ бит. Каждый узел (ОЗУС и ОЗУП) имеет информационную емкость $4K \times 8$ бит.

Каждый отображаемый символ хранится в ОЗУЭ в виде двух байтов: байта символа (ОЗУС) и байта признаков (атрибутов в ОЗУП) отображения символа, включающие в себя такие атрибуты, как подчеркивание, мерцание, негативное отображение, выделение яркостью или цветом (два бита), признак набора символов, признак выбора типа ЗНГ, признак защиты символов от стирания.

Формат служебной и дополнительной информации, хранимой в ОЗУЭ для каждой текстовой строки, представлен на рис. 2.22.

При выводе текстовой строки осуществляется многократное обращение к ОЗУЭ.

На экране ЭЛТ отображается 25 текстовых строк, в то время как в ОЗУЭ выделено место для 26 текстовых строк.

Необходимость в дополнительной, 26 строке объясняется тем, что при сдвиге текста на заданное число телевизионных строк (режим плавного сдвига информации), требуется наличие текстовой строки (или ее части), заменяющей телевизионные строки, на которые сдвигается изображение. Эти строки не участвуют в отображении информации. В связи с этим 26 строка является пустой и содержит коды символа «ПРОБЕЛ».

Процедура отображения текстовой информации на экране ЭЛТ заключается в следующем. БЦП производит загрузку ОЗУЭ информацией, скомпонованной в соответствии с форматом, представленным на рис. 2.22. Для этого БЦП формирует необходимый адрес на адресной шине БСК $ADR_0 — ADR_{15}$, причем старшие адреса $ADR_{12} — ADR_{15}$ определяют сигналы выборки ОЗУЭ. Необходимо отметить, что рассмотренная выше структура хранения информации в ОЗУЭ с помощью БЦП позволяет удалять или вставлять текстовые строки без перезаписи всей хранимой в ОЗУЭ информации, изменяя ту ее часть, в которой хранятся начальные адреса текущей и последующей текстовых строк. Изменению подлежат только те адреса, которые соответствуют первой удаленной или дополнительной строке.

Обращение БЦП к ОЗУЭ производится, в основном, в промежутки времени, соответствующие обратному ходу луча по строке. Эти промежутки определяются сигналом «ENA ADR1 RAML». Под воздействием этого сигнала, поступающего на управляющий вход коммутатора адресов, производится передача адресной информации от БЦП в ОЗУЭ.

После записи сформированной информации в ОЗУЭ осуществляется отображение ее символьной части на экране ЭЛТ.

Во время прямого хода луча по строке (сигнал «ENA ADR1 RAM L» равен логической «1») из ОЗУС и ОЗУП одновременно считываются коды символов и их признаков. После отображения в каждой телевизионной строке 80 или 132 символов осуществляется установка счетчика адреса в состояние, равное начальному адресу формируемой текстовой строки. После отображения десяти телевизионных строк разложения текущей текстовой строки происходит установка счетчика адреса в состояние, равное значению адреса следующей текстовой строки, а также производится загрузка начального смещения счетчика телевизионных строк и регистра формата (РГФ).

Счетчик адреса — СЧА

Счетчик адреса (см. рис. 2.25), обеспечивающий формирование 12 разрядных адресов для адресации ячеек ОЗУЭ в режиме индикации информации, собран на ИМС K155ИЕ7, информационные входы которой подключены к регистрам ОЗУС и ОЗУП.

При выводе текстовой строки на экран ЭЛТ необходимо обеспечить возврат счетчика адреса к первому адресу отображаемой строки столько раз, сколько телевизионных строк составляют матрицу разложения символа.

Для этого начальный адрес текущей текстовой строки записывается в отведенную область ОЗУЭ, а затем по концу каждой из телевизионных строк (кроме последней), составляющих разложение текстовой строки, считываются из ОЗУЭ в счетчик адресов по сигналу «CLK LD0L». Этим обеспечивается требуемый возврат к первому адресу выводимой текстовой строки.

Загрузка в счетчик адреса начального адреса последующей, подлежащей выводу текстовой строки, производится в конце последней телевизионной строки текущей текстовой строки по сигналу «CLK LD0L».

Формирование адресов ОЗУЭ для последовательного отображения всех символов каждой текстовой строки производится по переднему фронту сигнала «STR ADR H», поступающему на счетный вход первого счетчика адреса из блока управления — БУ.

Количество счетных импульсов, поступающих на вход счетчика адреса за время, в течение которого происходит отображение текстовой строки, зависит от установленного режима отображения — 80 или 132 символа в строке и составляет, соответственно, 80 или 132 импульса. 81 и 133 импульсы устанавливают адрес ячейки ОЗУЭ, в которой хранится значение начального адреса текущей строки текста.

После формирования последней телевизионной строки отображаемой текстовой строки необходимо устанавливать счетчик адреса в состояние на единицу большее по отношению к адресу ячейки, в которой хранилось начальное значение адреса текущей строки. Во время обратного хода луча кадровой развертки счетчик адреса устанавливается сигналом «V BLANK H» в нулевое состояние, обеспечивая этим отображение нулевой текстовой строки в начале кадра.

Счетчик точек (СЧТ) и генератор тактовой частоты (см. рис. 2.26)

Счетчик точек вырабатывает импульсы синхронизации, необходимые для работы блока управления и преобразователя видеосигналов и внешних делителей строчной и кадровой частоты, формирователей строчной и кадровой разверток. По схеме кольцевого сдвигового регистра на ИМС K155ИР13.

Временная диаграмма работы СЧТ приведена на рис. 2.27.

Частота импульсов синхронизации определяется числом символов в строке (80 или 132 символа) по сигналу «RG 80/132», поступающему из регистра режимов в генератор тактовой частоты.

Во время отображения символов в строке для отработки одного символа используются восемь импульсов синхронизации точек.

Счетчик точек вырабатывает базовые синхроимпульсы из сигналов с частотой 12,5 МГц (80 знаков в строке) или 20,625 МГц (132 знаков в строке).

Частотная последовательность этих сигналов «SHIFT H», пройдя через схему совпадения, является сдвиговой серией (SHIFT 1H) при отображении символов нормальной ширины для сдвигового регистра преобразователя видеосигналов.

Счетчик точек обеспечивает формирование синхроимпульсов загрузки «LD RGH» сдвигового регистра кодом очередной строки матрицы отображаемого символа.

Для отображения символов двойной ширины необходимо уменьшить в два раза частоту сдвига сигнала «SHIFT 1H» и синхроимпульсов «LD RGH». В этом режиме на установочный вход триггера управления широким форматом (ТГ ШФ) поступает сигнал «W FORMAT» (равный логической «1»), что обеспечивает работу ТГ ШФ в счетном режиме по сигналу «SHIFT L», т. е. деление исходной серии на два.

Таким образом обеспечивается уменьшение частоты сдвига «SHIFT 1H» в два раза.

Структурная схема счетчика точек и генератора тактовой частоты

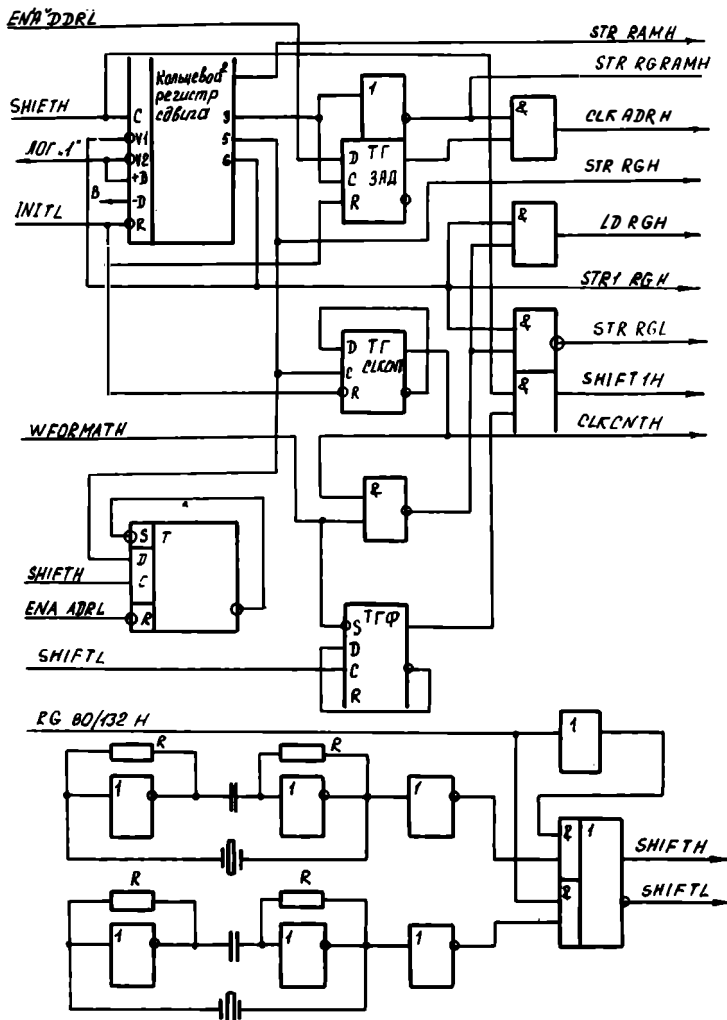


Рис. 2.26

Временная диаграмма работы СЧТ

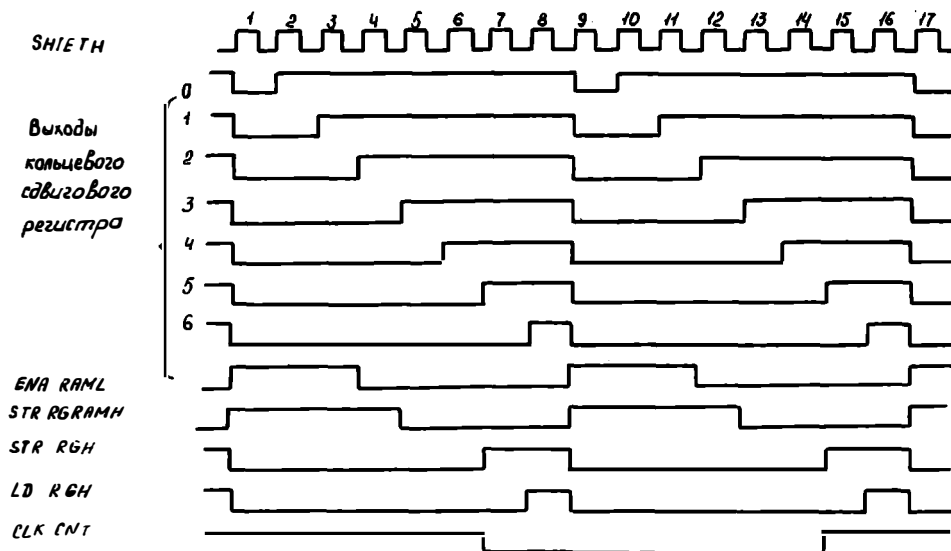


Рис. 2.27

Сигнал «W FORMAT» также поступает на схему совпадения «2И-НЕ» и своим высоким уровнем разрешает прохождение серии синхрои́мпульсов «CLK CNT» (частотная последовательность, период которой равен индикации 16 точек, т. е. два символа).

Формирователь сигнала загрузки «LD RGH» (схема совпадения «2И») обеспечивает выдачу этого сигнала один раз за период индикации 16 точек, а именно при высоком уровне сигнала «CLK CNT». Таким образом, за счет уменьшения частоты сигналов сдвига «SHIFT IN» и загрузки «LD RGH», поступающих на сдвиговый регистр, осуществляется отображение символов двойной ширины.

На триггере «CLK CNT» формируются базовые синхрои́мпульсы, используемые в БЦП в схемах делителей строчной и кадровой частоты, формирователей строчной и кадровой разверток цветного монитора.

С помощью триггера задержки на схеме совпадения формируется сигнал «CLK ADR H» (стробирующий синхрои́мпульс для счетчика адреса). Этот сигнал представляет собой по серии базовый синхросигнал «STR RG RAM H» со следующим ограничением.

Сигнал «CLK ADR H» формируется только во время генерации символов (сигнал «ENA ADR L» равен логической «1»), причем с задержкой на период индикации одного символа (обеспечивает триггер задержки).

Задержка необходима для отображения первых символов каждой текстовой строки (соответствующей начальному адресу текущих строк).

Для отображения символов двойной ширины необходимо также с уменьшенной частотой два раза стробировать РГП. Это осуществляется за счет подачи на формирователь сигнала «STR RGL» и сигнала из триггера «CLK CNT» через схему совпадения.

Счетчик телевизионных строк — СЧТС (рис. 2.28)

Счетчик телевизионных строк обеспечивает формирование адреса (номера) текущей телевизионной строки растра в режимах формирования символов нормальной и двойной высоты, а также плавного сдвига информации, и выполнен на базе двух ИМС K155IE7 (СЧ1, СЧ2).

Формирование адреса (номера) текущей телевизионной строки для символов нормальной высоты производится следующим образом. Во время обратного хода луча по кадру сигнал «V BLANK H» СЧ1 телевизионных строк устанавливается в исходное (нулевое) состояние.

Состояние СЧ1 изменяется во время прямого хода луча по кадру (сигнал «V BLANK L» равен логической «1») по каждому переднему фронту сигнала «H BLANK H», поступающему на его первый счетный вход С1.

Структурная схема счетчика телевизионных строк и регистра формата

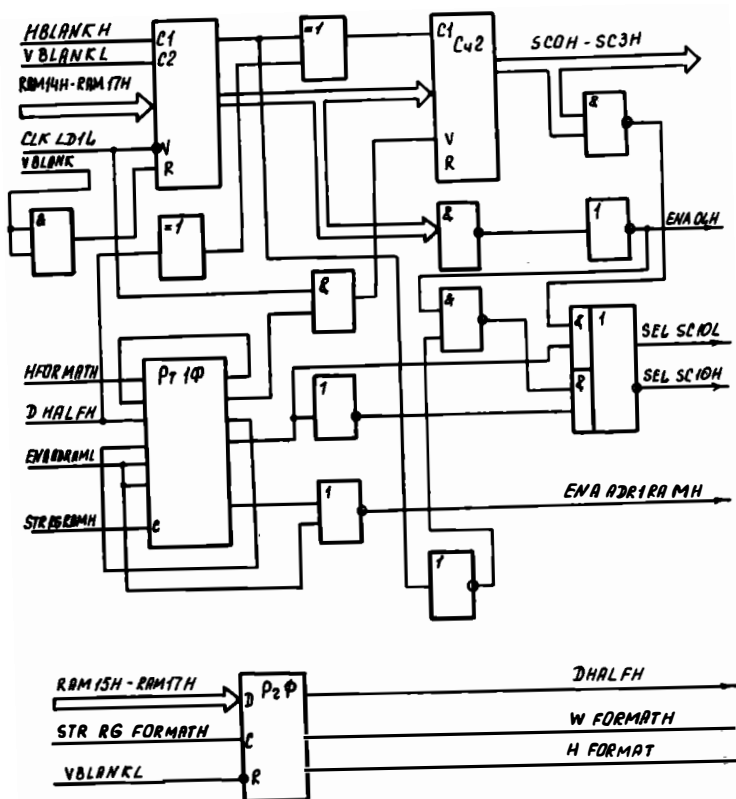


Рис. 2.28

Для рассматриваемого режима признак высокого формата — сигнал «Н FORMAT Н» находится в состоянии логического «0», тем самым через элемент «2И» на установочный вход СЧ2 поступает логический «0» и обеспечивает трансляцию выходов СЧ1 через СЧ2 на знакогенератор.

Признак верхней половины строки высокого формата — сигнал «D HALF» в этом случае находится в состоянии логического «0», обеспечивая правильную работу схемы дешифрации.

Для рассматриваемого случая формирование сигналов признака последней (десятой) телевизионной строки «SEL SC10L» и «SEL SC10H» происходит в зависимости от состояния СЧ1. Указанные сигналы используются в блоке управления.

При формировании символов двойной высоты (режим высокого формата) каждая строка знакового ряда занимает две телевизионные строки раstra. При этом код номера строки матрицы символа, поступающий на знакогенератор, должен меняться раз в две телевизионные строки.

Признаком указанного режима является наличие сигнала «Н FORMAT Н» (равен логической «1»), запоминаемый РГФ на период индикации одной текстовой строки (десяти телевизионных строк).

В этом случае СЧ2 переводится в счетный режим, в результате чего на выходе СЧ2 формируются сигналы с частотой, меньшей в два раза.

БСК обеспечивает возможность отображения символов двойной высоты независимо от верхней половины символов и нижней половины, причем возможен режим, когда верхняя половина символов всей текстовой строки двойной высоты, а следующая строка может быть заполнена символами нормальной высоты.

Эта возможность обеспечивается дополнительным признаком — сигналом «D HALF Н», т. е. для верхнего состояния, равного «0» — верхняя половина текстовой строки индицируется символами двойной высоты, а состояние сигнала «D HALF Н», равное «1», разрешает индикацию нижней половины текстовой строки символами двойной высоты нижней половины изображения на экране.

Для правильной индикации нижней половины символов двойной высоты в СЧ1 и СЧ2 заносится в конце каждой десятой телевизионной строки, предшествующей нижней половине текстовых строк символов двойной высоты, исходное состояние, соответствующее 0101, что обеспечивает индикацию нижней половины строки шестой телевизионной строки и десяти телевизионных строк в этой текстовой строке.

Эта возможность осуществляется за счет формирования признака последней телевизионной строки «SEL SC10L» и «SEL SC10H». Признаки, относящиеся к форматам символов, как отмечалось выше, хранятся в РГФ, три первых информационных входа которого подключены к РГ ОЗУП, а занесение производится в конце каждой

последней телевизионной строки раstra по переднему фронту сигнала «STR RG FORMAT H», далее эта информация задерживается на промежуточном РГ1.

На этом регистре также дополнительно задерживается сигнал «ENA ADR RAM L».

Знакогенератор — ЗНГ (рис. 2.29)

Знакогенератор обеспечивает преобразование кодов символов в восьмиразрядный код, формирующий в процессе телевизионной развертки последовательность видеосигналов, соответствующих каждому отображаемому символу в матрице 8×10 точек, и состоит из ПЗУ ЗНГ и ОЗУ ЗНГ.

ПЗУ ЗНГ имеет информационный объем $8 \text{ К} \times 8$ бит и выполнено на одной ИМС КР573РФ4А, которая содержит аппаратный набор символов.

ОЗУ ЗНГ имеет информационный объем $4 \text{ К} \times 8$ бит и выполнено на двух ИМС КР537РУ8А, которые содержат программируемый набор символов.

В ЗНГ используется двухкоординатный принцип адресации. В качестве первой координаты используется код символа, поступающий на адресные входы ПЗУ ЗНГ А5 — А12 с РГ ОЗУС. В качестве второй координаты используется код номера строки матрицы знаков, поступающий с выхода счетчика телевизионных строк на адресные входы А1 — А4, соответственно на ПЗУ ЗНГ и ОЗУ ЗНГ.

Выбор знакогенератора вывода данных для отображения символов определяет сигнал «ENA ADR RAM H» (равный логическому «0»), поступающий на выборку РГ ОЗУС, выполненного на ИМС К555ИР23, и управляющий вход коммутатора адреса знакогенератора через инвертор.

Таким образом, на адресные входы знакогенератора поступают в режиме индикации сигналы из счетчика телевизионных строк и код символа из ОЗУС.

Выбор ПЗУ ЗНГ или ОЗУ ЗНГ определяется сигналом «RAM I 7H», поступающим из регистра ОЗУП. При отсутствии сигнала «RAM I 7H» (равен логическому «0») на вход SC ПЗУ ЗНГ поступает сигнал выборки ИМС КР573РФ4А. При наличии сигнала «RAM I 7H» (равен логической «1») в зависимости от состояния сигнала «RAM 0 7H» выбирается одна из двух ИМС ОЗУ ЗНГ по входу CS1.

Доступ со стороны БЦП и ОЗУ ЗНГ разрешен при отсутствии сигнала «ENA ADR I RAM H». При этом выбирается буфер адреса БЦП и направление передачи коммутатора адреса ЗНГ для передачи адресной информации от БЦП.

Обращение к ОЗУ ЗНГ осуществляется при наличии сигнала «SEL RAM GHRL». При этом выбирается БД ГС. Запись в ОЗУ ЗНГ происходит при наличии сигнала «WRL», а чтение ОЗУ ЗНГ — по сигналу «MRDC L». В этом случае БД ЗНГ открыт для чтения данных из ОЗУ ЗНГ.

Структурная схема знакогенератора и буфера данных ЗНГ

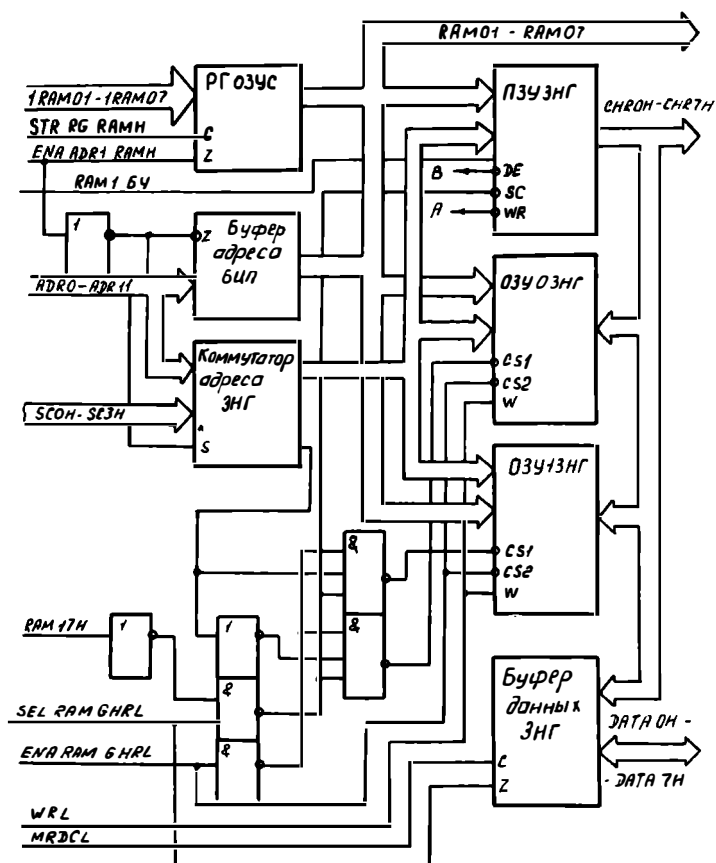


Рис. 2.29

Преобразователь видеосигналов — ПВ (рис. 2.30)

Преобразователь видеосигналов обеспечивает преобразование параллельных выходных данных ЗНГ, составляющих матрицу точек, в последовательные выходные двухразрядные сигналы «VIDEO» в соответствии с признаками отображаемых символов и содержит сдвиговый регистр (РГС), выполненный на ИМС K155ИР13, и схемы управления атрибутами.

РГС осуществляет преобразование параллельных данных матрицы точек в последовательные данные. Загрузка параллельными данными происходит по переднему фронту сигнала «SHIFT 1Н» при наличии высокого уровня сигнала «LD RGH» на управляющем входе VI, а последовательный сдвиг данных — по каждому переднему фронту сигнала «SHIFT 1Н» при наличии низкого уровня сигнала «LD RGH».

Из ОЗУП через РГП на схемы управления атрибутами поступают сигналы выделения символов на экране в виде подчеркивания «ULH», мерцания «BLINK Н», обратный контраст «REV Н», два разряда выделения яркостью (цветом) «BOLD 0Н» и «BOLD 1Н».

На регистре признаков РГП признаки привязываются к моменту начала отображения (по сигналу «STR RGL») каждого символа с преобразуемой строки, т. е. сигнал каждого атрибута присутствует на выходе РГП в период времени отображения выделенным атрибутом символа.

Сигнал подчеркивания «ULH» поступает на схему совпадения «2И-НЕ» и одновременно с сигналом «ENA ULH» (на экране ЭЛТ индицируется каждая телевизионная строка матрицы символа) выделяет символ атрибутом подчеркивания в виде черты на выделенное знакоместо в 10 строке матрицы знака.

При наличии атрибута мерцание «BLINK Н» (равен логической «1»), разрешается прохождение частотной последовательности через схему совпадения «2И-НЕ».

Выделение отображаемых символов на экране ЭЛТ прямым или обратным контрастом производится двумя сигналами. По сигналу «REV Н» (атрибут обратного контраста) при отсутствии сигнала «RG INV Н» (инвертирование изображения всего экрана на обратное) сигналы «VIDEO A0» и «VIDEO A1» инвертируются относительно сигналов «RG SHIFT» и «ULH» или при отсутствии сигнала «REV Н» и наличии сигнала «RG INVH».

В случае одновременного наличия указанных сигналов «VIDEO A0» и «VIDEO A1» повторяют сигналы «RG SHIFT L» и «ULH».

Сигналы выделения яркостью (цветом) «BOLD 0Н» и «BOLD 1Н» обеспечивают выделение символов четырьмя уровнями яркости (один уровень темный) или четырьмя цветами — синий, красный, зеленый, черный.

Структурная схема преобразователя видеосигнала

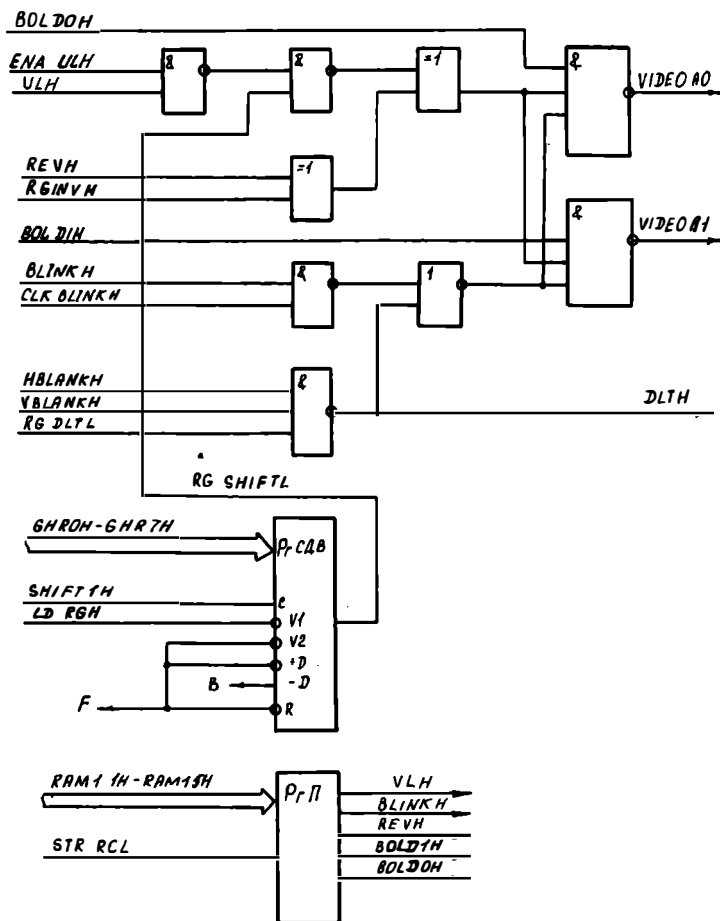


Рис. 2.30

Схема управления атрибутами обеспечивает гашение изображения во время обратного хода луча по строке (сигнал «H BLANK H» равен логическому «0») и по кадру (сигнал «V BLANK H» равен логической «1»), а также программное гашение изображения на экране ЭЛТ (сигнал «RG DLT» равен логическому «0»).

2.3.2.3.14. Описание, обозначение, наименование и функциональное назначение сигналов БСК приведены в табл. 2.8.

Таблица 2.8

Обозначение	Наименование	Функциональное назначение
ADR0H—ADR11H	Разряды адреса 0—11 (лог. «1»)	Входные сигналы, определяющие адреса ячеек ОЗУЭ и ОЗУ ЗНГ
ADR12H—ADR15H	Разряды адреса 12—15 (лог. «1»)	Входные сигналы, определяющие адреса разрешения обращения к БСК
DAT0H—DAT7H	Разряды данных 0—7 (лог. «1»)	Двунаправленные линии передачи данных между ОЗУЭ, ОЗУ ЗНГ, РГР, ТГП и БЦП
MRDCL	Сигнал чтения из памяти (лог. «0»)	Входной сигнал управления считыванием данных из ОЗУЭ и ОЗУ ЗНГ
MWTCL	Сигнал записи в память (лог. «0»)	Входной сигнал управления записью данных в ОЗУЭ, ОЗУ ЗНГ, РГР и ТГП
SEL PRTL	Сигнал выбора РГР и ТГП (лог. «0»)	Разрешает запись данных в РГР и ТГП
XACK 1L	Сигнал ответа БСК	Выдает БСК в ответ на обращение БЦП к ОЗУЭ и ОЗУ ЗНГ
CLK CNTH	Синхронизирующая последовательность сигналов	Выходная серия сигналов синхронизации внешних схем управления телевизионной разверткой
CLK BLINK H	Частотная последовательность сигналов мерцания символов	Входной сигнал, определяющий частоту мерцания символов

Продолжение табл. 2.8

Обозначение	Наименование	Функциональное назначение
H BLANK L	Выходной сигнал бланкирования изображения по строке	Выходной сигнал синхронизации внешних схем формирования изображения по строке
V BLANK L	Выходной сигнал бланкирования изображения по кадру	Выходной сигнал синхронизации внешних схем формирования изображения по кадру
H BLANK OL	Входной сигнал бланкирования изображения по строке	Входной сигнал синхронизации формирования изображения по строке
V BLANK OL	Входной сигнал бланкирования изображения по кадру	Входной сигнал синхронизации формирования изображения по кадру
H BLANK VL	Сигнал бланкирования изображения по строке для БИ	Выходной сигнал управления обратным ходом луча по строке
V BLANK VL	Сигнал бланкирования изображения по кадру для БИ	Выходной сигнал управления обратным ходом луча по кадру
DLT H	Сигнал гашения изображения	Выходной сигнал гашения изображения во время обратного хода луча по строке и кадру, а также по инициативе БЦП
VIDEO A0, VIDEO A1	Сигналы яркостной модуляции символьной информации	Выходные сигналы яркостной модуляции символьной информации, хранящейся в ОЗУЭ в соответствии с наборами ЗНГ
INTR L	Сигнал запроса прерывания БСК	Периодический сигнал запроса прерывания с частотой кадровой развертки
INIT L	Сигнал сброса СЧТ (лог. «0»)	Обеспечивает технологическую начальную установку СЧТ
ENA RAM OL	Сигнал выбора ОЗУС (лог. «0»)	Производит считывание или запись в ОЗУС, которые выполняет БЦП или блок управления

Продолжение табл. 2.8

Обозначение	Наименование	Функциональное назначение
ENA RAM IL	Сигнал выбора ОЗУП (лог. «0»)	Производит считывание или запись в ОЗУП, которые выполняет БЦП или блок управления
ENA RAM GHRL	Сигнал выбора ОЗУ ЗНГ (лог. «0»)	Производит считывание или запись в ОЗУ ЗНГ, которые выполняет БЦП или блок управления
SEL RAM OL	Сигнал выбора БД ОЗУС (лог. «0»)	Сигнал разрешения обмена данными между ОЗУС и БЦП
SEL RAM IL	Сигнал выбора БД ОЗУП (лог. «0»)	Сигнал разрешения обмена данными между ОЗУП и БЦП
SEL RAM GHRL	Сигнал выбора БД ЗНГ (лог. «0»)	Сигнал разрешения обмена данными между ОЗУ ЗНГ и БЦП
WRL	Сигнал записи (лог. «0»)	Сигнал, определяющий запись данных в ОЗУС, ОЗУП, ОЗУ ЗНГ от БЦП
SHIFT L	Задающая тактовая частота	Тактовая частота синхронизации СЧТ
SHIFT IH	Тактовая частота сдвига	Тактовая частота последовательного сдвига данных в РГ СДВ
LD RGH	Сигнал загрузки в РГ СДВ	Сигнал разрешения параллельной загрузки в РГ СДВ
STR ADR H	Базовый синхросигнал СЧА (лог. «1»)	Сигнал, изменяющий переднему фронту состояние СЧА на плюс 1
STR RGL	Сигнал загрузки в РГП	Производит занесение по переднему фронту данных в РГ ОЗУП
STR RG RAM H	Сигнал загрузки в РГП	Производит занесение по переднему фронту данных в РГ ОЗУП
RG80/132 H	132 символа в строке (лог. «1»)	Сигнал управления, устанавливающий режим отображения 132 символов в строке

Продолжение табл. 2.8

Обозначение	Наименование	Функциональное назначение
RG DMA H	Прямой доступ к памяти БСК	Сигнал управления, устанавливающий режим одновременной записи в ОЗУЭ и ОЗУ ЗНГ от БЦП
RG CLR L	Одновременная очистка ОЗУС и ОЗУП	Сигнал управления, устанавливающий режим одновременной записи в ОЗУС и ОЗУП кодов «ПРОБЕЛ» от БЦП
RG DLT L	Программное гашение изображения на экране ЭЛТ	Сигнал управления блокировки выдачи сигналов яркостной модуляции «VIDEO A0» и «VIDEO A1»
RG INV H	Отображение информации на экране ЭЛТ в инверсном режиме	Сигнал управления инвертированием сигналов яркостной модуляции
BOLD 0H, BOLD 1H	Разряды выделения яркостью (цветом)	Сигналы выделения определенных символов различными уровнями яркости (цветами)
RCV H	Обратный контраст (лог. «1»)	Сигнал выделения определенных символов обратным контрастом
ULH	Подчеркивание	Сигнал выделения определенных символов подчеркиванием в виде черты на 10 строке разложения
BLINK H	Мерцание (лог. «1»)	Сигнал выделения отдельных символов мерцанием с частотой, задаваемой БЦП
D HALF H	Нижняя половина строки (лог. «1»)	Определяет дополнительный признак выделения нижней половины (второй) строки текста символами двойной высоты
FORMAT H	Широкий формат (лог. «1»)	Определяет выделение широким форматом символов в пределах текстовой строки

Обозначение	Наименование	Функциональное назначение
H FORMAT H	Высокий формат (лог. «1»)	Определяет выделение символов двойной высотой в пределах двух смежных текстовых строк
1RAMO 0H— 1RAMO 7H	Разряды данных с ОЗУ с 0—7 (лог. «1»)	Двунаправленные линии данных ОЗУС
RAMO 0H— RAMO 7H	Разряды данных с РГ ОЗУС 0—7 (лог. «1»)	Данные ОЗУС, запоминаемые на РГ ОЗУС
RAMI 0H— RAMI 7H	Разряды данных с РГ ОЗУП 0—7 (лог. «1»)	Данные ОЗУП, запоминаемые на РГ ОЗУП
ENA XACK H	Разрешение выдачи сигнала ответа	Сигнал, определяющий в промежутки времени доступа БЦП к памяти БСК
CLK LD0 L	Сигнал загрузки СЧА	Сигнал параллельного занесения в СЧА данных с ОЗУЭ
CLK LD1 L	Сигнал загрузки СЧТС	Сигнал параллельного занесения данных с ОЗУП в СЧТС
TRRG FORMAT H	Сигнал загрузки РГФ	Производит занесение по переднему фронту данных в РГФ с РГП
ENA ADR1 RAML	Сигнал выбора направления передачи КА (лог. «0»)	Производит передачу адресов от БЦП на ОЗУЭ
ENA ADR2 RAMH	Сигнал разрешения обращения к БСК (лог. «1»)	Производит синхронизацию узла дешифратора выборки БУ
SC0H—SC3H	Разряды номеров строк разложения	Определяет код номера строки матрицы знаков на ЗНГ
SEL SC 10L	Признак десятой строки разложения (лог. «0»)	Сигнал управления работой БУ и ПВ
REG SHIFT L	Последовательный выход РГ СДВ	Сигнал последовательного преобразования восьмиразрядных кодов матрицы разложения знаков

2.3.3. Блок графического контроллера — БГК

2.3.3.1. Назначение БГК

БГК предназначен для формирования, хранения и отображения графической информации на экране ЭЛТ. БГК используется в составе дисплея СМ7238 в качестве устройства расширения. БГК позволяет получать графическое изображение на экране ЭЛТ одновременно с отображением алфавитно-цифровой информации, причем оба вида информации независимы и могут быть наложены друг на друга. Наличие в БГК графического маркера в виде мигающего перекрестия (креста) позволяет использовать дисплей для работы с графической информацией в интерактивном режиме.

Место БГК в архитектуре дисплея

БГК представляет собой функционально законченное внешнее устройство для БЦП. Конструктивно БГК выполнен на отдельной печатной плате, которая может быть установлена в генмонтажном блоке дисплея. Наличие или отсутствие БГК не влияет на работу основного комплекта алфавитно-цифровой части дисплея. Программирование БГК осуществляется БЦП при обращении к закрепленным за БГК портам ввода-вывода. Такая структура построения позволяет улучшать возможности БГК как путем непосредственного развития основного устройства, так и путем введения дополнительных плат графических сопроцессоров и расширителей. Описываемый БГК может быть расширен аппаратным линейным интерполятором и памятью «макрографа», которые располагаются на дополнительной печатной плате.

2.3.3.2. Технические данные БГК

БГК обеспечивает:

- 1) отображение информации на растре 512×250 точек;
- 2) центрирование раstra по горизонтали;
- 3) индикацию графического маркера;
- 4) совместное и (или) раздельное использование двух слоев памяти раstra;
- 5) наличие прямого и инверсного режимов отображения;
- 6) прямую адресацию любой точки раstra;
- 7) инкрементную адресацию точек раstra на один шаг по восьми направлениям;
- 8) стирание изображения прямым или инверсным фоном;
- 9) прямую и инверсную запись графической информации;
- 10) чтение памяти раstra по обоим слоям;
- 11) запрет/разрешение отображения графического раstra без изменения его содержимого;
- 12) возможность подключения устройств расширения БГК.

Система команд БГК приведена в табл. 2.9.

Таблица 2.9

Адрес регистра	Назначение регистра	Значение разрядов							
		Д7	Д6	Д5	Д4	Д3	Д2	Д1	Д0
20	Младшие разряды координаты X	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1
21	Старшие разряды координаты X	—	—	—	—	—	—	0/1	0/1
22	Разряды координаты Y	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1
23	Младшие разряды координаты X маркера	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1
24	Регистр задания режимов	ЗАП ТОЧ	—	ЗАП ЭКР	ВКЛ ИНТ	—	РАЗ МРК	ИНВ	РО
25	Регистр команд	ПСК	—	Д32	Д31	—Y	+Y	—X	+X
26						РАЗ СЛ2	РАЗ СЛ1	РАЗ 3-2	РАЗ 3-1
27									
28	Регистр частоты мигания графического маркера	0	0	0	0	0	0/1	0/1	0/1
		0	0	0	0	0	0	0	0
29	Старшие разряды координаты X графического маркера	0	0	0/1	0/1	0/1	0/1	0/1	0/1
		0	0	0	0	0	0	0	0
2A	Регистр координаты Y графического маркера	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1
		0	0	0	0	0	0	0	0
2B	Регистр инициализации работы графического маркера	0	0	1	1	0	1	1	0
		1	1	1	1	1	0	1	0
		1	0	1	1	1	0	1	0
2F	Регистр состояния	0	—	ДЧТ 2	ДЧТ 1	НАЛ ИНТ	ИНТ ГОТ	КОН ГОТ	ЧТН ГОТ

ПРИМЕЧАНИЕ. В таблице применены следующие сокращения:

- 1) ЗАП. ТОЧ. — разрешение записи точки;
- 2) ЗАП. ЭКР. — разрешение стирания экрана;
- 3) ВКЛ. ИНТ. — разрешение работы интерполятора;
- 4) РАЗ. МРК. — разрешение работы графического маркера;
- 5) ИНВ. — инверсия изображения;
- 6) РО. — разрешение отображения графической информации;
- 7) ПСК. — запуск текущего режима;
- 8) ДЗ1 — данные записи для первого слоя памяти;
- 9) ДЗ2 — данные записи для второго слоя памяти;
- 10) «-Y» — признак декремента координаты Y;
- 11) «+Y» — признак инкремента координаты Y;
- 12) «-X» — признак декремента координаты X;
- 13) «+X» — признак инкремента координаты X;
- 14) РАЗ. СЛ2 — разрешение отображения слоя 2;
- 15) РАЗ. СЛ1 — разрешение отображения слоя 1;
- 16) РАЗ. 3-2 — разрешение записи в слой 2;
- 17) РАЗ. 3-1 — разрешение записи в слой 1;
- 18) ДЧТ 2 — данные чтения из второго слоя памяти;
- 19) ДЧТ1 — данные чтения из первого слоя памяти;
- 20) НАЛ. ИНТ. — наличие интерполятора в составе БГК;
- 21) ИНТ. ГОТ. — готовность интерполятора;
- 22) КОН. ГОТ. — готовность БГК;
- 23) ЧТН. ГОТ. — готовность БГК в режиме чтения.

2.3.3.3. Структура БГК

Структурная схема БГК приведена на рис. 2.31.

БГК связан с БЦП через системную шину. Для обеспечения работы БГК используются сигналы бланка строки «H BLANK L», бланка кадров «V BLANK L», основная тактовая частота «CLK1», поступающие из БСК.

Результатом работы БГК является формирование видеосигналов «VIDEO G0L» и «VIDEO G1L», которые поступают в БЦП.

БГК состоит из следующих блоков:

1) дешифратора адреса — ДА;

ДА предназначен для выбора регистров БГК по командам IORC и IOWC, поступающих из блока БЦП. ДА вырабатывает стробирующие сигналы для записи информации на внутренние регистры БГК и для чтения регистра состояния;

2) входной регистр — ВХРГ;

ВХРГ служит для приема и временного хранения информации, поступающей в БГК. Запись информации в ВХРГ осуществляется по сигналу от ДА;

3) выходной регистр — ВРГ;

ВРГ служит для хранения информации состояния БГК и данных чтения. Передача информации в БЦП осуществляется по сигналу от ДА;

4) схема формирования готовности — СФГ;
СФГ предназначена для выработки сигнала готовности БГК. Наличие сигнала готовности означает, что поступившая в БГК команда выполнена и БГК готов принять очередную команду;

5) регистр адреса точки — РГАТ;
РГАТ формирует адрес точки раstra по осям X и Y для записи или чтения информации. Запись информации в РГАТ осуществляется по сигналам от ДА. Кроме того, изменение содержимого РГАТ на «+1» или «-1» может осуществляться внешним источником (интерполятором);

6) счетчик позиций отображения — СЧПО;
СЧПО служит для наращивания адресов памяти синхронно с разверткой луча на экране ЭЛТ в процессе отображения;

7) коммутатор адресов — КА;
КА предназначен для формирования адресов на входе памяти в соответствии с временной диаграммой работы памяти и режима работы БГК (отображение или запись/чтение);

8) схема синхронизации — ССХ;
ССХ обеспечивает формирование временной диаграммы работы памяти раstra, шифратора видеосигналов и управляет работой КА, СФГ и СЧПО;

9) регистр режимов — РГР;
РГР служит для выбора режима работы БГК. Загрузка РГР осуществляется по сигналу от ДА;

10) узел формирования графического маркера — УФМ;
УФМ обеспечивает хранение координат положения маркера на экране ЭЛТ. Выходные сигналы УФМ участвуют в формировании графического изображения маркера. Загрузка УФМ осуществляется по сигналам ДА;

11) растровая память — ОЗУР;
ОЗУР состоит из двух слоев памяти объемом 16384 бит каждая. ОЗУР предназначена для хранения графической информации в виде битовой карты. Каждой точке отображаемого раstra соответствуют два бита, расположенных по одному в каждом слое памяти;

12) шифратор видеосигналов — ШВС;
ШВС работает под управлением ССХ и обеспечивает формирование выходных сигналов «VIDEO G0L» и «VIDEO G1L» в соответствии с прочитанной из ОЗУР информацией, сигналами, поступающими из УФМ и РГР.

2.3.3.4. Принцип работы блока БГК

Интерфейсная часть БГК (рис. 2.32)

БГК подключен к системной магистрали через входной регистр, выходной регистр и дешифратор адреса. При записи информации в БГК от процессора информация поступает на вход ВХРГ. В то же время адрес и сигналы управления поступают на вход блока ДА. При дешифрации адресов БГК сигнал «BGC» через вентиль записывает

Структурная схема БГК

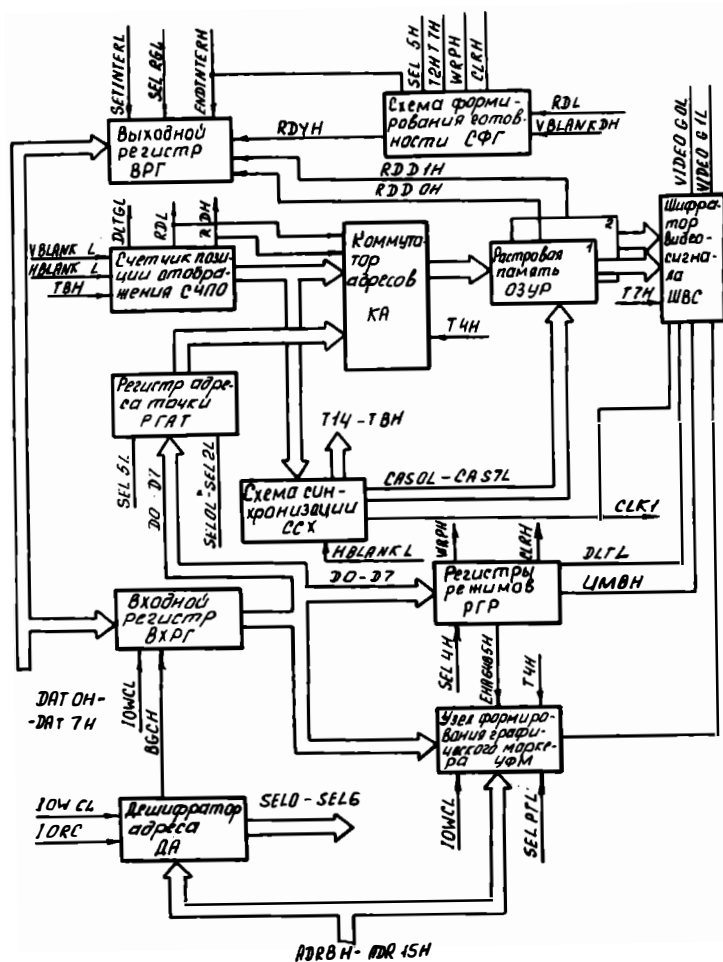


Рис. 2.31

[illegible]

67

информацию в ВХРГ и управляет дешифратором, формирующим стробирующие сигналы выбора внутренних регистров БГК («SEL0» — «SEL6»). Информация из ВХРГ через внутреннюю магистраль поступает на входы блоков РГАТ, РГР и УФМ, где она запоминается по соответствующим сигналам «SEL». Вывод информации из БГК осуществляется через ВРГ по команде от процессора. Занесение информации на регистр осуществляется сигналом «Т7Н», поступающим из блока ССХ в режиме чтения (RD). Вывод информации на шины процессора осуществляется по сигналу «SEL RGL», поступающему из ДА в режиме чтения.

Схема формирования готовности СФГ (рис. 2.33)

СФГ обеспечивает синхронизацию выполнения команд БГК от БЦП и формирует сигнал готовности БГК «RDYH». СФГ состоит из триггеров готовности записи точки и стирания экрана, а также элемента И-ИЛИ-НЕ. По команде запуск текущего режима сигналом «SEL5L» триггер готовности устанавливается в «1» состояние. Этим самым разрешается работа триггеров записи точки и стирания экрана. В зависимости от установленного режима установка в «1» состояние триггера записи точки производится по сигналу «Т2Н», а триггера стирания экрана — сигналом «V BLANK 0L» соответственно.

На элементе И-ИЛИ-НЕ формируется сигнал завершения выполнения команды «END OPL» в следующих случаях:

- 1) после выполнения команды записи точки (запись точки выполняется только при наличии сигнала «RDL» (лог. «1»);
- 2) после выполнения стирания экрана (стирание экрана производится во время действия сигнала «V BLANK H» (лог. «0»);
- 3) после выполнения цикла интерполяции;
- 4) после выполнения любой команды, кроме записи точки, очистки и интерполяции.

Регистр адреса точки — РГАТ (рис. 2.34)

РГАТ представляет собой два набора счетчиков адреса точки на экране ЭЛТ по осям X и Y. Запись информации в РГАТ осуществляется через внутреннюю магистраль раздельно для координат X и Y. Запись информации в счетчик-координаты X осуществляется в два такта: запись младших восьми разрядов (по сигналу «SEL0L») и одного старшего разряда (по сигналу «SEL1L»).

Запись восьми разрядов в счетчики координаты Y осуществляется по сигналу «SEL2». Значение счетчиков РГАТ может быть инкрементировано или декрементировано с помощью сигналов, поступающих с выходов коммутатора. Коммутатор осуществляет подключение ко входам счетчиков информации, поступающей от интерполятора или со входного регистра. Переключение коммутатора осуществляется с помощью сигнала «SEL5».

Выходы счетчиков РГАТ поступают на коммутатор адресов памяти КА.

Структурная схема узла формирования готовности

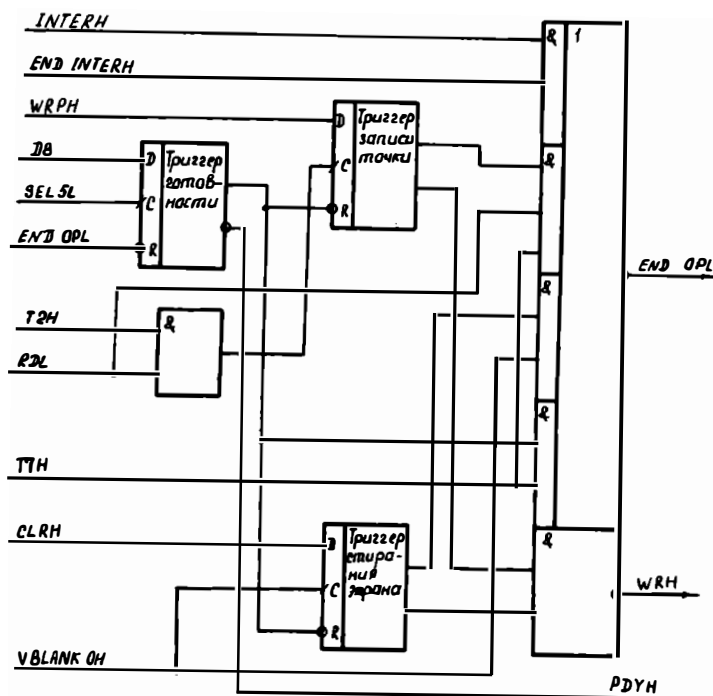


Рис. 2.33

Коммутатор адресов памяти (см. рис. 2.34)

Коммутатор адресов памяти КА предназначен для формирования адресов на входе микросхем памяти в соответствии с ее временной диаграммой. На входы коммутаторов поступают адреса, сформированные в блоке РГАТ и адреса из блока счетчиков позиций отображения (СЧПО). В режиме отображения информации, записанной в память раstra, коммутатор адресов КА подключает к адресным входам памяти адрес, сформированный в СЧПО. В противном случае, к адресным входам памяти КА подключается адрес, сформированный в РГАТ. Этот адрес используется как в режиме записи информации в память, так и в режиме чтения. Коммутация адресов производится сигналом «RD», поступающим из ССХ. В соответствии с временной диаграммой микросхем памяти коммутация старшей и младшей части адреса осуществляется сигналом «Т4», поступающим из ССХ. Сформированные в КА адреса непосредственно поступают на вход блока памяти раstra.

Память раstra — ОЗУР (рис. 2.35)

Память раstra ОЗУР состоит из шестнадцати ИМС динамической памяти типа К565РУ6Г. Память представляет собой двухслойную структуру, каждый слой которой состоит из восьми ИМС памяти. Емкость каждого слоя — 16 Кбайт.

Схемы обоих слоев идентичны. Оба слоя работают параллельно. Адрес на вход памяти поступает из блока КА. Управляющие сигналы «RAS», «CAS» и «WE» формируются в блоке ССХ в соответствии с временной диаграммой работы К565РУ6Г. Данные для записи в ОЗУР поступают со внутренней магистрали с ВХРГ. Данные чтения из памяти поступают на вход блока ШВС, а также на сборку. Входы сборок соединены с ВРГ.

В режиме отображения осуществляется параллельный выбор восьми ИМС памяти одновременно в обоих слоях. При этом время перебора адресов позволяет исключить циклы регенерации, необходимые для динамической памяти.

В отсутствие режима отображения БГК переходит в режим записи-чтения. При этом с помощью сигналов «CAS» происходит выборка одной из восьми ИМС памяти в каждом слое. Это обеспечивает запись или чтение одной из восьми ИМС по адресу, сформированному в КА.

Структурная схема регистра точки, коммутатора адресов памяти и счетчика позиций отображения

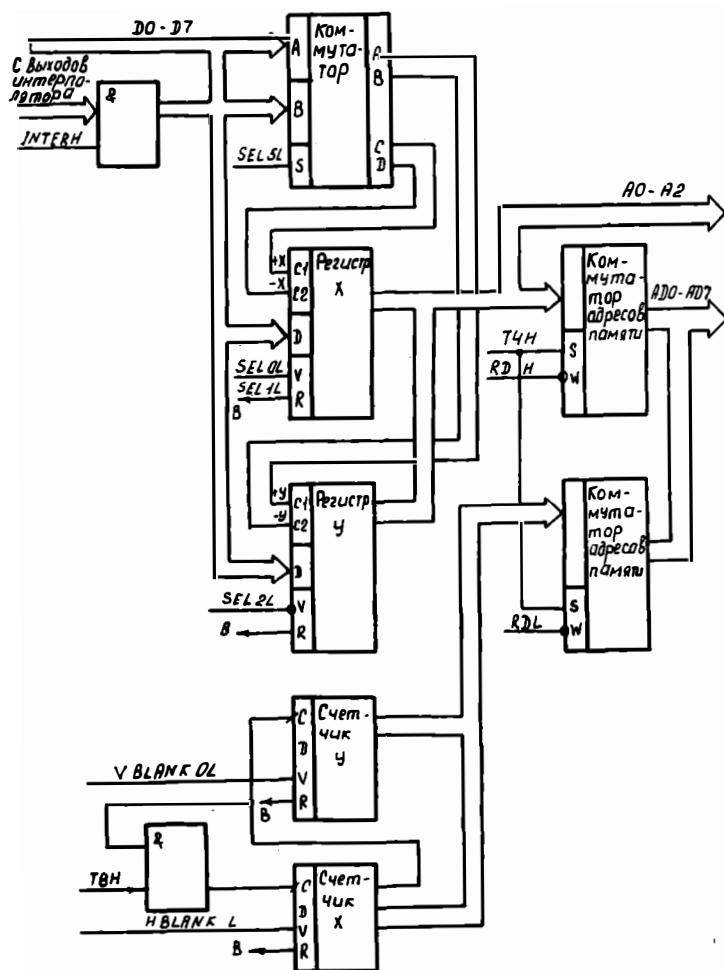


Рис. 2.34

Счетчики позиции отображения — СЧПО (см. рис. 2.34)

СЧПО предназначены для формирования адресов памяти раstra в процессе отображения и сигналов управления расположением раstra на экране ЭЛТ. Схема горизонтального позиционирования раstra выполнена на ИМС типа K155IE7. Начальная установка схемы позиционирования осуществляется во время обратного хода луча по строке сигналом «H BLANK L». Счетчик начинает работать от момента начала прямого хода луча по сигналу «Т8», поступающему из блока ССХ. Частота сигнала «Т8» в восемь раз меньше частоты отображения точек на экране ЭЛТ. По переполнению счетчика происходит установка триггера.

При этом происходит следующее:

- 1) формируется сигнал разрешения счета позиции в строке для УФМ CLK;
- 2) устанавливается режим отображения и формируется сигнал «RD»;
- 3) разрешается отработка счетчика горизонтальной позиции точки.

В режиме отображения счетчиком горизонтальной позиции осуществляется подсчет 64 тактов обращения к ОЗУР. Одновременно с этим на выходах счетчиков формируется первая половина адреса обращения к ОЗУР. По окончании цикла счета сигнал переполнения блокирует прохождение сигнала «Т8» и останавливает счетчик горизонтальной позиции точки. Этот же сигнал приходит на вход триггера, который сбросится очередным сигналом «Т8».

Таким образом БГК перейдет из режима отображения в режим чтения-записи. Выход триггера используется для подсчета числа строк в узле счетчика вертикальной позиции точки.

Счетчик вертикальной позиции точки выполнен на ИМС типа K155IE7. Сброс счетчика осуществляется сигналом «V BLANK L» при обратном ходе луча по кадру. Подсчет числа строк разложения по вертикали происходит по окончании режима отображения по сигналу, поступающему с выхода ИМС K155IE7. На выходах счетчика формируется вторая половина адреса обращения к ОЗУР. По переполнению счетчика вертикальной позиции точки сигнал с его выхода блокирует дальнейшее прохождение счетного импульса и через инвертор поступает на вход триггера управления отображаемой области раstra.

Установка и сброс триггера осуществляется по сигналу «Т8». Кроме того, установка данного триггера запрещена во время обратного хода луча по кадру («V BLANK L»), по сигналу запрета вывода графической информации из РГР («DLT») и во время обратного хода луча по строке сигналом с выхода триггера. С выхода триггера сигнал управления VIDEO «DLTG» поступает на шифратор видеосигнала ШВС.

Структурная схема памяти раstra—ОЗУ

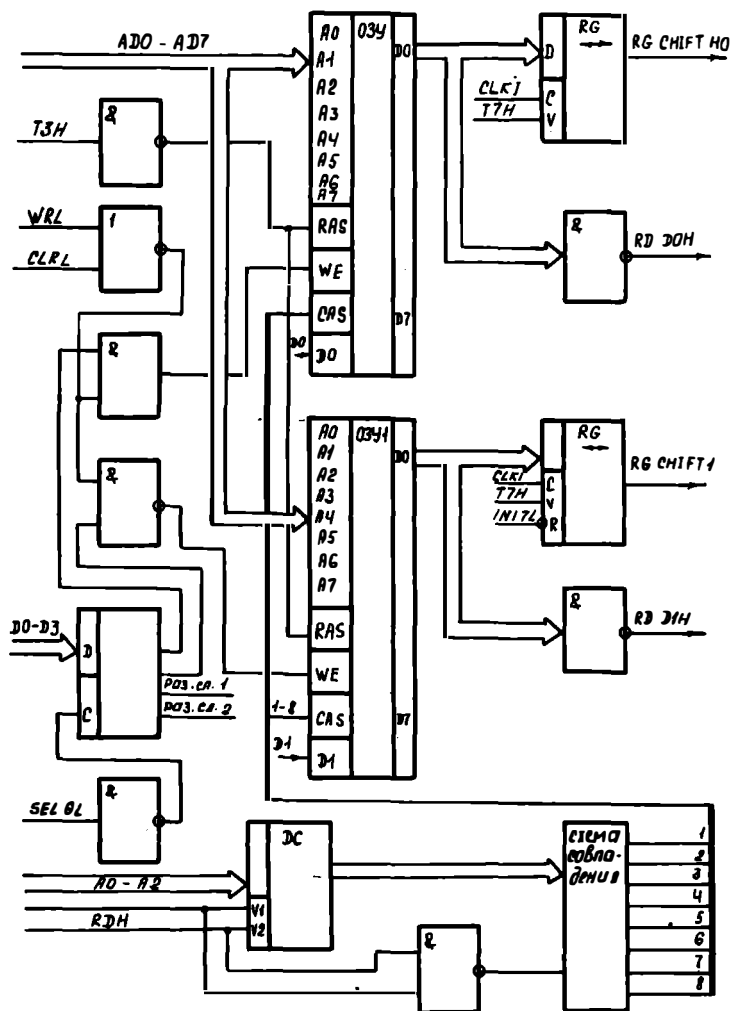


Рис. 2.35

Узел формирования графического маркера — УФМ (рис. 2.36)

УФМ состоит из счетчиков частоты мерцания, положения графического маркера по строке и по столбцу и восьмиразрядного регистра разложения точек графического маркера по строке. Все три счетчика реализованы на ИМС КР580ВИ53. Регистр разложения предназначен для хранения последовательных восьми точек положения вертикальной линии графического маркера по строке в инверсном коде. Информация в таймер записывается с внутренней шины БГК по сигналам «SELPTL» и «IOWCL». Прием информации в регистр разложения осуществляется с внутренней шины по сигналу «SEL3H». Информация из регистра разложения и счетчика поступает в блок ШВС.

Регистр режимов — РГР

РГР выполнен на ИМС типа К555ИР23. Запись информации в РГР осуществляется с внутренней магистрали по сигналу «SEL4H». Значение выходных сигналов регистра приведено в таблице системы команд.

Схема синхронизации — ССХ (рис. 2.37)

ССХ осуществляет общую синхронизацию работы БГК в соответствии с сигналами обратного хода луча по строке «H BLANK L» и «V BLANK L». Схема состоит из узла входа в синхронизацию с сигналом «H BLANK L», формирователя временной диаграммы и схемы формирования сигналов «CAS».

Формирователь временной диаграммы собран на ИМС К155ИР13. По сигналу «CLK1H» осуществляется сдвиг единицы в сторону старших разрядов. При появлении единицы на предпоследнем выходе сигнал обратной связи с этого выхода переводит регистр в режим занесения. Следующим импульсом от тактового генератора осуществляется занесение информации на выход регистра. В результате все выходы, кроме старшего, сбрасываются, и регистр переходит в состояние сдвига.

Таким образом, цикл работы регистра занимает восемь тактов и состоит из одного занесения восьми сдвигов. Выходные сигналы «Т1» — «Т8» поступают практически во все блоки БГК.

Узел входа в синхронизацию выполнен на ИМС типа К155ИЕ7. Этот узел необходим для синхронизации БГК с сигналом «H BLANK L». На обратном ходе луча по строке сигнал «H BLANK L» разрешает работу счетчика, который начинает считать количество циклов работы формирователя временной диаграммы.

Число циклов формирователя временной диаграммы на обратном ходе луча по строке определяется счетчиком. Перед окончанием обратного хода луча по строке вырабатывается сигнал «INITL», который останавливает формирователь временной диаграммы.

По началу прямого хода луча по строке сигнал «H BLANK L» сбрасывает счетчик и снимает сигнал «INITL».

Структурная схема узла формирования графического маркера и шифратора видеосигналов

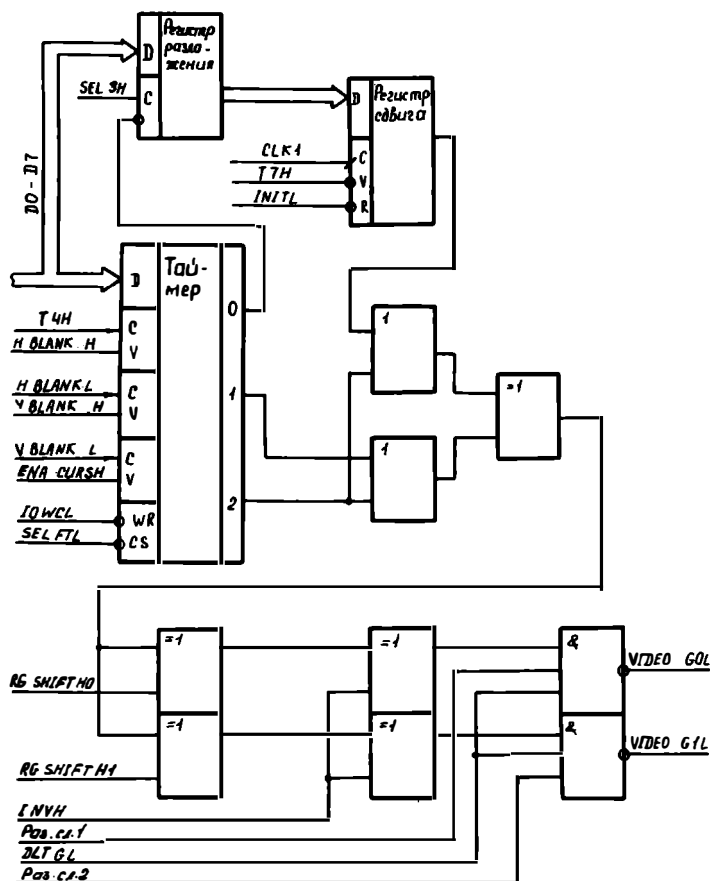


Рис. 2.36

Узел формирования сигналов «CAS» (см. рис. 2.35) состоит из дешифратора сигналов «CAS» и схемы совпадения. На вход дешифратора из блока РГАТ поступают младшие три бита координаты точки в строке. Управление дешифратором осуществляется сигналами «TSH» и «RDH». С выхода дешифратора информация поступает на вход схемы совпадения, а с ее выходов на вход ОЗУР. Сигнал «RDH» обеспечивает параллельную выборку восьми ИМС памяти раstra в режиме отображения и одной из восьми в режиме записи/чтение.

Структурная схема схемы синхронизации

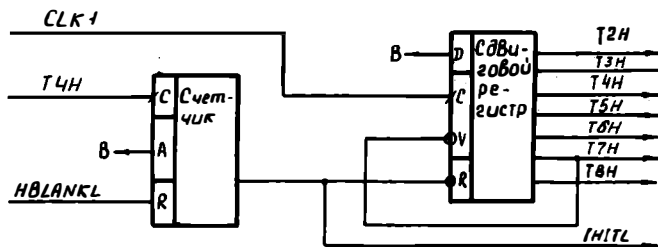


Рис. 2.37

Шифратор видеосигналов — ШВС (см. рис. 2.36)

ШВС состоит из трех сдвиговых регистров, схемы управления видеосигналами и усилителей-передатчиков видеосигналов.

Сдвиговые регистры служат для преобразования информации, поступающей в параллельном коде из памяти растров и регистра разложения маркера по строке в последовательный код. Занесение и сдвиг информации в регистрах осуществляется сигналом «CLK1». Переключение из режима сдвига в режим занесения осуществляется сигналом «T7H», поступающим из ССХ.

Сформированные на выходах сдвиговых регистров видеосигналы двух слоев памяти и маркера поступают на схему управления видеосигналами. Схема управления осуществляет смешивание, управление прохождением видеосигналов на экран ЭЛТ и их инверсию. С выхода схемы управления видеосигналы поступают на усилители-передатчики.

Обозначение, наименование и функциональное назначение сигналов приведены в табл. 2.10.

Таблица 2.10

Обозначение	Наименование	Функциональное назначение
ADR8H—ADR15H	Разряды адреса 8—15 (лог. «1»)	Входные сигналы, определяющие адреса обращения к БГК
AD0—AD7	Разряды адреса (лог. «1»)	Адресные сигналы памяти растра
DAT0H—DAT7H	Разряды данных 0—7 (лог. «1»)	Двунаправленные линии передачи данных между БГК и БЦП
D0—D7	Разряды данных 0—7 (лог. «1»)	Внутренняя магистраль данных
IORCL	Сигнал чтения из порта (лог. «0»)	Входной сигнал управления считыванием данных из ВХРГ
IOWCL	Сигнал записи в порт (лог. «0»)	Входной сигнал управления записью данных в регистры и счетчики БГК
SEL1—SEL5	Сигналы выбора регистров (лог. «0»)	Разрешают запись данных запомненных в ВХРГ в регистры БГК
BGC H	Сигнал обращения к БГК (лог. «1»)	Формируется в ответ на обращение БЦП к БГК
H BLANK L	Входной сигнал бланкирования изображения по строке	Входной сигнал синхронизации формирования графического изображения по строке
V BLANK L	Входной сигнал бланкирования изображения по кадру	Входной сигнал синхронизации формирования графического изображения по кадру
DLTG L	Сигнал гашения изображения	Внутренний сигнал гашения графического изображения по строке и кадру
VIDEO G0L, VIDEO G1L	Сигналы яркостной модуляции графической информации	Выходные сигналы яркостной модуляции графической информации, хранимой в ОЗУР, и графического маркера
INIT L	Сигнал сброса БГК (лог. «0»)	Обеспечивает синхронизацию БГК с внешними схемами формирования сигналов «H BLANK L» и «V BLANK L»
CLKI	Задающая тактовая частота	Тактовая частота синхронизации БГК

Обозначение	Наименование	Функциональное назначение
T1—T8	Синхроимпульсы	Синхроимпульсы, управляющие работой основных узлов БГК
DLT L	Сигнал разрешения отображения	Сигнал управления, устанавливающий режим разрешения отображения графической информации
ENA CURS H	Разрешение работы графического маркера	Сигнал управления, устанавливающий режим разрешения отображения графического маркера в виде перекрестия
INTER H	Разрешение работы интерполятора	Сигнал управления, устанавливающий режим работы БГК с внешним интерполятором
CLR H	Очистка экрана	Сигнал установки режима очистки ОЗУР
WRP H	Запись точки	Сигнал установки режима «Запись точки»
RDY H	Готовность БГК (лог. «1»)	Определяет, что поступившая в БГК команда выполнена и БГК готов принять очередную команду
RD H	Сигнал разрешения чтения/записи в ОЗУР	Определяет промежутки времени разрешения выполнения команды чтения и записи от БЦП
END INTER H	Конец интерполяции (лог. «1»)	Определяет конец цикла обращения внешнего интерполятора в режиме записи в ОЗУР
SET INTER L	Наличие интерполятора (лог. «0»)	Определяет физическое наличие дополнительного блока с интерполятором
ENA DAT H	Разрешение записи данных (лог. «1»)	Сигнал разрешения записи со стороны интерполятора
RD0 H, RD1 H	Разряды данных ОЗУР	Выходные данные чтения ОЗУР
SEL RGL	Сигнал чтения выходного регистра	Осуществляет вывод информации из БГК на системную магистраль

3. ВОЗМОЖНЫЕ НЕИСПРАВНОСТИ И СПОСОБЫ ИХ УСТРАНЕНИЯ

3.1. Возможные неисправности, методы их поиска и способы устранения приведены в табл. 3.1.

Таблица 3.1

Внешнее проявление неисправности	Вероятная причина, методика поиска и способ устранения неисправности
<p>БЛОК БЦП</p> <p>1. При включении питания звучит один звуковой сигнал, изображение на экране отсутствует</p>	<p>1. Неисправен генератор тактовых импульсов на базе КР580ГФ24. В момент подачи на БЦП напряжений питания проверить формирование сигнала «ST ST3» на выводах 02, 0; ИМС D12 (КР580ГФ24), проверить наличие выходных сигналов «F1», «F2», «F2 ТТЛ», «RD», «STB» на выводах ИМС D12, проверить исправность элементов C42, R9, VD3, BQ1. Обнаруженный неисправный элемент заменить.</p> <p>2. Неисправен узел формирования готовности. Проследить прохождение сигнала готовности через ИМС D4.2, D5, D6, D12 на вход RD микропроцессора КР580ВМ80А (D1). Обнаруженный неисправный элемент заменить.</p> <p>3. Неисправен системный контроллер и шинный формирователь КР580ВК28 (D3). Подать на вход 103 А, В, С («HOLDL») сигнал логического нуля, убедиться в наличии на выходах КР580ВК28 сигналов высокого уровня, подать на вход 103 А, В, С сигнал логической единицы, проверить формирование сигналов «MRDCL», «MWTCL», «JORCL», «INTAL» и сигналов на шине данных. При обнаружении неисправной микросхемы заменить ее.</p> <p>4. Неисправен буфер адреса. Проверить формирование сигналов на выходах ИМС D7, D8 (К155ИР22). При обнаружении неисправности, заменить отказавшую ИМС.</p> <p>5. Неисправен цифроаналоговый преобразователь видеосигнала. Проверить цепи формирования сигнала «VIDEO». При необходимости заменить отказавший элемент.</p>

Внешнее проявление неисправности	Вероятная причина, методика поиска и способ устранения неисправности
2. При включении питания звучит многократный звуковой сигнал, изображение на экране отсутствует	<p>1. Неисправен контроллер прерываний. Проверить прохождение сигнала «INTR2L» через ИМС D2.2, D43, D4.1 на вход INT микропроцессора КР580ВМ80А (D1). При обнаружении неисправности заменить отказавшую ИМС.</p> <p>2. Неисправен узел таймеров. Проверить цепи формирования сигнала «V BLANK 0L» (D45, D44, D41). При обнаружении неисправности заменить отказавшую ИМС.</p> <p>3. Неисправен дешифратор адреса. Проверить формирование сигналов выбора микросхем ОЗУ, регистра управления, программируемых таймеров, устройств ввода-вывода на выходах ИМС D10, D11 (K555ИД7). При обнаружении неисправности заменить отказавшую ИМС.</p>
3. При включении питания звучит один звуковой сигнал, на экране наблюдается нарушение синхронизации изображения	<p>Неисправен узел таймеров. Проверить соответствие сигналов «H BLANK 0L», «V BLANK 0L» требованиям 3.057.004 ТО, проверить цепи формирования сигналов «H BLANK 0L», «V BLANK 0L» (микросхемы КР580ВИ53 D45, D44, D41). При обнаружении неисправностей заменить отказавшую ИМС</p>
4. При включении питания звучит один звуковой сигнал, на экране наблюдается нарушение контрастности изображения	<p>Неисправен цифроаналоговый преобразователь видеосигнала. Проверить исправность конденсатора C47, транзистора VT9, проверить цепи прохождения сигналов «VIDEO», «DLTH» через микросхемы D40, D47, D48, D49, D35. При обнаружении неисправного элемента заменить его.</p>
5. При включении питания встроенный тест диагностирования выдает сообщение ERROR1 (ошибка ПЗУ)	<p>1. Неисправен буфер адреса. Проверить формирование сигналов на выходах ИМС D7, D8 (K155ИР12). При обнаружении неисправной ИМС заменить ее.</p> <p>2. Неисправен буфер данных. Проверить прохождение сигналов через микросхему D13 (K555АП6). При обнаружении неисправностей в микросхеме заменить ее.</p>

Продолжение табл. 3.1

Внешнее проявление неисправности	Вероятная причина, методика поиска и способ устранения неисправности
6. При включении питания встроенный тест диагностирования выдает сообщение ERROR2 (ошибка ОЗУ)	<p>3. Проверить прохождение сигналов выборки, адреса, правильность считывания данных из микросхем ПЗУ K573PФ4 (D14, D15, D16, D20, D22). При обнаружении неисправной ИМС заменить ее.</p> <p>1. Неисправен буфер адреса. Поиск и устранение неисправности согласно п. 5 настоящей таблицы.</p> <p>2. Неисправен буфер данных. Поиск и устранение неисправности согласно п. 5 настоящей таблицы.</p> <p>3. Неисправен узел оперативной памяти. Проверить правильность записи и считывания данных в микросхеме D1 (KP537PY8A). При обнаружении неисправности в ИМС заменить ее</p>
7. При включении питания встроенный тест диагностирования выдает сообщение ERROR4 (ошибка ЭНЗУ)	<p>1. Неисправен буфер адреса. Поиск и устранение неисправности согласно п. 5 настоящей таблицы.</p> <p>2. Неисправен буфер данных. Поиск и устранение неисправности согласно п. 5 настоящей таблицы.</p> <p>3. Незапрограммирована ИМС ЭНЗУ D23 (KP1601PP1). В режиме «ВЫБОР» произвести повторное программирование ЭНЗУ с помощью поля «SAVE».</p> <p>4. Неисправна ИМС ЭНЗУ D23. Проверить наличие на выводах микросхемы D23 сигналов адресов, данных и сигналов управления. При отсутствии отклонений заменить ИМС D23</p>
8. При включении питания встроенный тест диагностирования выдает сообщение ERROR5 (ошибка клавиатуры)	<p>1. Неисправен узел системной связи. Проверить правильность прохождения сигналов через буфер данных (микросхема D28 K555AP6), проверить соответствие уровней сигналов приемника ИРПС клавиатуры (элементы R13, R14, R16, VD5, VT2, D29.2), передатчика ИРПС клавиатуры (элемент D35.2), правильность функционирования программируемого контроллера KP570BB51A (D32). При обнаружении отказавшего элемента заменить его</p>

Внешнее проявление неисправности	Вероятная причина, методика поиска и способ устранения неисправности
<p>9. При включении питания встроенный тест диагностирования выдает сообщение DATA LINE NOT READY (нет связи с ЭВМ), при прохождении теста обратной связи через порт C2 выводится сообщение ERROR6, при прохождении теста обратной связи через ИРПС выводится сообщение ERROR8</p>	<p>Неисправность в узле системной связи. проверить выполнение встроенного теста диагностирования при подключении к разъему «ЭВМ» заглушки 6.433.006. При выводе на экран сообщения об ошибке проверить правильность прохождения сигналов через буфер данных (микросхема D28 K555АП6), проверить правильность функционирования регистра управления (D34 K555TM9), проверить правильность прохождения сигналов приемника C2 (выводы микросхемы D25, D26, D27, D18.1, D29.2) или приемника ИРПС (элементы VD4, R12, VT1, R15, D29.6, D30.1), правильность формирования сигналов передатчика C2 (выводы микросхем D37, D38, D29.3, D29.4) или передатчика ИРПС (элементы VT1, R20, R21, R22, VT3, VT4, VD6, D29.3, D29.4, D29.1, D35.1, C45, R23, R25). Проверить правильность функционирования программируемого контроллера KP580BB51 (D33). При обнаружении неисправной микросхемы или элемента произвести замену отказавшего элемента.</p>
<p>10. При прохождении теста обратной связи через порт принтера выдается сообщение ERROR7</p>	<p>Неисправен узел системной связи. Проверить правильность прохождения сигналов через буфер данных (микросхемы D28 K155АП6) правильность прохождения сигналов приемника (выводы микросхемы D24), сигналов передатчика (выводы микросхемы D36), проверить правильность функционирования программируемого контроллера KP580BB51 (D31). При обнаружении неисправной микросхемы заменить ее</p>
<p>11. При подключении внешнего цветного монитора изображение отсутствует или искажено</p>	<p>1. Неисправен узел формирования цвета. Проверить прохождение сигналов в формирователе синхронизации цвета (элементы D9.1, D9.4, D30.2, D49.1, VD10, R45, R46, R47, VT8). При обнаружении неисправного элемента заменить его.</p>

Внешнее проявление неисправности	Вероятная причина, методика поиска и способ устранения неисправности
<p style="text-align: center;">БЛОК БСК</p> <ol style="list-style-type: none"> 1. При включении питания появляется продолжительный звуковой сигнал 2. Изображение отсутствует, в середине экрана—яркая горизонтальная полоса 3. Изображение отсутствует, при установке максимальной яркости и контрастности виден растр. При нажатии клавиши «ВЫБОР» изображение не появляется 4. Изображение отсутствует, при установке максимальной яркости и контрастности виден растр. При нажатии клавиши «ВЫБОР» появляется изображение «МЕНЮ», указатель не индицируется 	<p>2. Неисправен цифро-аналоговый преобразователь цветного видеосигнала. Проверить прохождение сигналов с выходов ИМС таблицу цвета D48 через элементы D49.2, D49.3, D49.4, VD7...VD9, R32...R40, VT5...VT7. При обнаружении отказавшего элемента заменить его.</p> <p>3. Неисправен формирователь таблицы цвета. Проверить наличие сигналов на выходах микросхем D40, D47, D48, D19.1. При обнаружении неисправной микросхемы заменить ее.</p> <p>Блок плохо установлен в разъемы. Вынуть блок, проверить целостность контактов разъемов и установить блок обратно, проследив за надежным соединением разъемных пар</p> <p>Не формируются сигналы, управляющие кадровой и строчной развертками H BLANK VL, V BLANK VL (229C, 230C) Проверить правильность работы элементов D19, D20 и при необходимости провести их замену.</p> <p>Неправильно формируются сигналы VIDEO A0, VIDEO A1, DLT H (217C, 219C, 215C). Проверить правильность работы элементов узлов формирования выше названных сигналов D21, D22, D26, D27, D29, а также элементов узлов знакогенератора—D54, D58. При необходимости заменить неисправный элемент</p> <p>Неправильно формируется сигнал запроса прерывания INTR L (108C). Проверить правильность работы элементов D1, D9, D18 и при обнаружении отказавшего элемента заменить его</p>

Продолжение табл. 3.1

Внешнее проявление неисправности	Вероятная причина, методика поиска и способ устранения неисправности
5. На экране на всех строках, кроме служебной, повторяется одна и та же информация	Неверно работает узел счетчика телевизионных строк. Проверить правильность формирования сигналов SEL SC 10L, SEL SC 10H и работу элементов, формирующих эти сигналы. При необходимости заменить отказавший элемент
6. Искажение символов на экране	Неверно работает узел знакогенератора. Проверить правильность работы элементов D54, D55, D56, D58. Обнаруженный неисправный элемент заменить
7. При выполнении тестов внутренней диагностики появляется ошибка «03» или «10»	Ошибка ОЗУЭ или программируемого знакогенератора. Проверить правильность формирования сигналов «ENA RAM 0L», «ENA RAM 1L», «WRL» и исправность элементов памяти D43...D46. При необходимости заменить отказавший элемент.
8. Не выполняется режим отображения символов двойной ширины и двойной высоты	Неправильно работает узел регистра формата. Проверить правильность работы элементов D32, D33, D34. При обнаружении неисправности заменить отказавший элемент.
БЛОК БГК	
1. Нет сигнала наличия графической платы	Не формируется сигнал «RDH». Проверить наличие тактовых импульсов, работу счетчиков D17, D18, работу триггера D23
2. Нет сигнала наличия графической платы. Графический растр не очищается	1) Не происходит запись в выходной регистр D50. Проверить наличие сигналов «T7» и «RDL»; 2) не формируется сигнал «SEL RGL» на элементе D21. Проверить работу элементов D15, D16, D21
3. Есть сигнал наличия графической платы. Графический растр не очищается	1) Неисправен узел дешифратора адреса. Элементы D29, D15, D23, D30, D32. Проверить работу элементов; 2) не происходит запись в регистр режима D56. Проверить работу регистра D56; 3) неисправен триггер D27. Заменить триггер D27; 4) неисправны элементы D27, D23. Проверить работу элементов D27, D23

Внешнее проявление неисправности	Вероятная причина, методика поиска и способ устранения неисправности
4. Не появляется тестовое изображение	<p>1) Неисправен узел дешифратора адреса. Проверить работу элементов D15, D23, D29, D30, D32;</p> <p>2) неисправен регистр режима D56. Проверить работу регистра D56, при необходимости заменить;</p> <p>3) неисправны регистры адреса точки D6...D10. Проверить работу регистров адреса точки;</p> <p>4) неисправен коммутатор приращения D5;</p> <p>5) неисправны коммутаторы адресов D11...D14. Проверить работу коммутаторов;</p> <p>6) неисправен элемент D45. Проверить работу элемента;</p> <p>7) неисправны сдвиговые регистры D46, D66. Проверить работу сдвиговых регистров;</p> <p>8) неисправен регистр D54. Проверить работу регистра;</p> <p>9) неисправен узел управления видеосигналами (элементы D52, D24). Проверить работу элементов, при необходимости заменить;</p> <p>10) неисправен узел формирования готовности. Проверить работу элементов D2, D15, D20, D27, D31</p>
5. Не появляется графический маркер	<p>1) Неисправен элемент D49. Заменить элемент D49;</p> <p>2) неисправны элементы D22, D55. Проверить работу элементов, при необходимости заменить</p>
6. Не появляется вертикальная составляющая графического маркера	<p>1) Неисправен элемент D48. Проверить работу элемента D48, при необходимости заменить;</p> <p>2) неисправен элемент D51. Проверить работу элемента D51 и при необходимости заменить</p>

Продолжение табл. 3.1

Внешнее проявление неисправности	Вероятная причина, методика поиска и способ устранения неисправности
7. Изображение на экране нестабильно	Не работает схема синхронизации (элемент D54). Проверить работу элемента, при необходимости заменить
8. На экране вертикальные полосы через равные промежутки	Не работает одна из микросхем слоев растровой памяти D37...D44, D58...D65. Заменить неисправную микросхему
9. Вертикальная составляющая графического маркера изображена на экране двумя или несколькими вертикальными линиями	Неправильно работает или неисправна резистивная сборка DR2. Проверить резистивную сборку, при необходимости заменить
10. Во время прохождения теста «ОБРАТНОГО ЧТЕНИЯ» (чтения из слоев растровой памяти в процессор) происходят сбои и отказы	1) Неисправны или неправильно работают наборы резисторов DR1 или DR3. Проверить наборы резисторов, при необходимости заменить; 2) не работают элементы D47 или D67. Проверить элементы, при необходимости заменить

